

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 6月18日
Date of Application:

出願番号 特願2003-173647
Application Number:
[ST. 10/C]: [JP2003-173647]

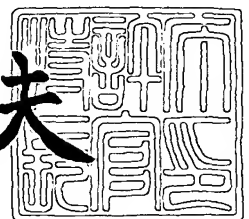
出願人 株式会社日立製作所
Applicant(s): 富士通日立プラズマディスプレイ株式会社

U.S. Appln. Filed 8-28-03
Inventor: K. Yamamoto et al
Mattingly Stanger & Maler
Docket NIT-39

2003年 8月13日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3065373

【書類名】 特許願

【整理番号】 NT03P0233

【提出日】 平成15年 6月18日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/28

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 山本 健一

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 鈴木 敬三

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 椎木 正敏

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立プラズマディスプレイ株式会社内

【氏名】 荻谷 教治

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立プラズマディスプレイ株式会社内

【氏名】 岸 智勝

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立プラズマディスプレイ株式会社内

【氏名】 坂本 哲也

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 佐々木 孝

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 清水 孝之

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】

【識別番号】 599132708

【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

【識別番号】 100068504

【弁理士】

【氏名又は名称】 小川 勝男

【電話番号】 03-3661-0071

【選任した代理人】

【識別番号】 100086656

【弁理士】

【氏名又は名称】 田中 恭助

【電話番号】 03-3661-0071

【手数料の表示】

【予納台帳番号】 081423

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】

少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、

の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、

前記サステインパルス電圧として、少なくとも第 1 の波形の電圧及び第 2 の波形の電圧を備え、

前記第 1 の波形の電圧を、主要部が第 1 の電圧値からなる第 1 の部分と、主要部が前記第 1 の電圧値より大きな第 2 の電圧値からなる第 2 の部分とで構成し、

前記第 2 の波形の電圧を、主要部が第 3 の電圧値からなる第 3 の部分と、主要部が前記第 3 の電圧値より大きな第 4 の電圧値からなる第 4 の部分とで構成し、

前記第 1 の波形の電圧及び第 2 の波形の電圧は、下記条件 (i) 及び (ii) の両方を満たすものとし、

(i) 前記第 3 の電圧値 > 前記第 1 の電圧値、前記第 3 の部分の持続時間 > 前記第 1 の部分の持続時間 (0 秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第 4 の電圧値 > 前記第 2 の電圧値、前記第 4 の部分の持続時間 > 前記第 2 の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第 1 の波形から前記第 2 の波形に切り替える回路を備え、

前記第 1 の電圧値及び第 3 の電圧値は、少なくとも電源または接地と、スイッ

チ手段により設定されることを特徴とするプラズマディスプレイ装置。

【請求項 2】

少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、

の中の一方向、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、

前記サステインパルス電圧として、少なくとも第 1 の波形の電圧及び第 2 の波形の電圧を備え、

前記第 1 の波形の電圧を、主要部が第 1 の電圧値からなる第 1 の部分と、主要部が前記第 1 の電圧値より大きな第 2 の電圧値からなる第 2 の部分とで構成し、

前記第 2 の波形の電圧を、主要部が第 3 の電圧値からなる第 3 の部分と、主要部が前記第 3 の電圧値より大きな第 4 の電圧値からなる第 4 の部分とで構成し、

前記第 1 の波形の電圧及び第 2 の波形の電圧は、下記条件 (i) 及び (ii) の両方を満たすものとし、

(i) 前記第 3 の電圧値 > 前記第 1 の電圧値、前記第 3 の部分の持続時間 > 前記第 1 の部分の持続時間 (0 秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第 4 の電圧値 > 前記第 2 の電圧値、前記第 4 の部分の持続時間 > 前記第 2 の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第 1 の波形から前記第 2 の波形に切り替える回路を備え、

前記サステイン電極対をなす電極には、互いに逆極性の電圧が印加されることを特徴とするプラズマディスプレイ装置。

【請求項 3】

少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、

の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、

前記サステインパルス電圧として、少なくとも第1の波形の電圧及び第2の波形の電圧を備え、

前記第1の波形の電圧を、主要部が第1の電圧値からなる第1の部分と、主要部が前記第1の電圧値より大きな第2の電圧値からなる第2の部分とで構成し、

前記第2の波形の電圧を、主要部が第3の電圧値からなる第3の部分と、主要部が前記第3の電圧値より大きな第4の電圧値からなる第4の部分とで構成し、

前記第1の波形の電圧及び第2の波形の電圧は、下記条件(i)及び(ii)の両方を満たすものとし、

(i) 前記第3の電圧値 > 前記第1の電圧値、前記第3の部分の持続時間 > 前記第1の部分の持続時間(0秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第4の電圧値 > 前記第2の電圧値、前記第4の部分の持続時間 > 前記第2の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第1の波形から前記第2の波形に切り替える回路を備え、

前記第1の電圧値及び第3の電圧値は、接地または電源に接続されたインダクタンスを利用して設定されることを特徴とするプラズマディスプレイ装置。

【請求項4】

少なくとも発光表示のためのサステイン放電を行うサステイン電極対と発光放電セルを選択するためのアドレス電極とを有する複数の放電セルを少なくとも備

えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、

の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、

前記サステイン放電において、前記アドレス電極には、前記サステインパルス電圧に同期したアドレスパルス電圧が印加され、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記アドレスパルス電圧が増大されることを特徴とするプラズマディスプレイ装置。

【請求項 5】

前記第 2 の波形の周期が、前記第 1 の波形の周期より大である請求項 1 から 3 のいずれかに記載のプラズマディスプレイ装置。

【請求項 6】

前記第 1 の波形及び前記第 2 の波形は、それぞれ、前記第 2 の電圧値及び前記第 4 の電圧値より大きい後置パルス電圧を印加する期間を含む波形である請求項 1 から 3 のいずれかに記載のプラズマディスプレイ装置。

【請求項 7】

前記負荷率を検出する回路と、該負荷率を基に、前記第 1 の波形或いは前記第 2 の波形の何れかを選択する制御回路とを備えた請求項 1 から 3 のいずれかに記載のプラズマディスプレイ装置。

【請求項 8】

前記負荷率を検出する回路と、該負荷率を基に前記アドレスパルス電圧を制御する回路とを備えた請求項 4 に記載のプラズマディスプレイ装置。

【請求項 9】

前記負荷率が大きくなった場合に、前置放電を発生させる電圧波形を印加することを特徴とする請求項 7 あるいは 8 に記載のプラズマディスプレイ装置。

【請求項 10】

前記負荷率と、前記第 1 及び第 2 の波形のサステインパルス数と、前記放電セルの輝度をパラメータとするテーブルを備え、前記第 1 から第 2 の波形へ切り替える前記負荷率の境界において、前記第 1 から第 2 の波形の放電による発光輝度を略一致させるよう前記第 1 及び第 2 の波形のサステインパルス数を設定することを特徴とする請求項 7 に記載のプラズマディスプレイ装置。

【請求項 11】

前記負荷率と、前記サステインパルス数と、前記アドレス電圧と、前記放電セルの輝度をパラメータとするテーブルを備え、前記アドレス電圧を切り替える前記負荷率の境界において、前記アドレス電圧切り替え前後の放電による発光輝度を略一致させるよう前記アドレス電圧を設定することを特徴とする請求項 8 に記載のプラズマディスプレイ装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、プラズマディスプレイパネル（Plasma Display Panel：以下、PDP と称する）を用いたプラズマディスプレイ装置に関するものである。本発明は、特に、発光効率を向上させ、かつ安定に駆動する際に有効である。

【0002】**【従来の技術】**

最近、プラズマディスプレイパネル（PDP）を用いたプラズマディスプレイ装置の 1 種であるプラズマテレビ（PDP-TV）が大画面テレビ市場で急速に普及しつつある。

【0003】

図 14 は従来の 3 電極構造の ac 面放電型 PDP の例を示す斜視図である。図 14 に示す ac 面放電型 PDP では、2 枚のガラス基板、即ち、前面基板 51 および背面基板 58 が対向配置され、それらの間隙が放電空間 63 となる。放電空間 63 には、放電ガスが通常数百 Torr 以上の圧力で封入されている。放電ガ

スとしては、He、Ne、Xe、或いはAr等の混合ガスを用いるのが一般的である。

【0004】

表示面としての前面基板51の下面には、主に表示発光のためのサステイン放電（維持放電とも呼ぶ）を行なうサステイン電極対（維持放電電極対とも呼ぶ）が形成されている。このサステイン電極対はX電極、Y電極と称される。通常、X電極及びY電極は、透明電極と透明電極の導電性を補う不透明電極から構成される。即ち、X電極64は、X透明電極52-1、52-2・・・と、不透明なXバス電極54-1、54-2・・・とから構成され、Y電極65は、Y透明電極53-1、53-2・・・と、不透明なYバス電極55-1、55-2・・・とから構成される。又、X電極を共通電極、Y電極を独立電極とする場合が多い。通常、X、Y電極の放電間隙Ldgは放電開始電圧が高くないように狭く、隣接間隙Lngは隣接放電セルとの誤放電を防止するように広く設計される。

【0005】

これらサステイン電極は、前面誘電体56によって被覆され、この誘電体56の表面には酸化マグネシウム（MgO）等の保護膜57が形成される。MgOは耐スパッタ性、二次電子放出係数が高いため、前面誘電体56を保護し、放電開始電圧を低下させる。

【0006】

一方、背面基板58の上面には、サステイン電極（X電極、Y電極）と直交方向に、アドレス放電（書き込み放電とも呼ぶ）のためのアドレス電極（書き込み電極、アドレス放電電極、A電極とも呼ぶ）59が設けられている。このA電極59は背面誘電体60によって被覆される。この背面誘電体60の上には隔壁61がA電極59の間の位置に設けられている。更に、隔壁61の壁面と背面誘電体60の上面によって形成される凹領域内には蛍光体62が塗布されている。この構成において、サステイン電極対とA電極との交差部が1つの放電セルに対応している。そして、放電セルは二次元状に配列されている。カラー表示の場合には、赤、緑、青色の各蛍光体が塗布された3種の放電セルを一組として1画素を構成する。

【0007】

図14中の矢印D1の方向から見た放電セル1個分の断面図を図15に、図14中の矢印D2の方向から見た放電セル1個分の断面図を図16に示す。尚、図16において、セルの境界は概略点線で示す位置である。図16中、符号66は電子、67は正イオン、68は正の壁電荷、69は負の壁電荷を示す。

【0008】

次に、この例のPDPの動作について説明する。

【0009】

PDPの発光の原理は、X、Y電極間に印加するパルス電圧によって放電を起こして、励起された放電ガスから発生する紫外線を蛍光体によって可視光に変換するというものである。

【0010】

図17はPDP装置の基本構成を示すブロック図である。上記PDP（プラズマディスプレイパネル、又はパネルとも呼ぶ）91は、プラズマディスプレイ装置100に組み込まれる。PDP91はパネル内の電極群と外部回路の接続部となるX電極端子部92、Y電極端子部93、及びA電極端子部94を通じてX、Y、A各電極に電圧を与えるX駆動回路95、Y駆動回路96、及びA駆動回路97からなる駆動回路98に接続される。駆動回路98は、画像源99から表示画面の画像信号を受取り、駆動電圧に変換してPDP91の各電極に供給する。

【0011】

階調表示方式としてADS（Address Display-Period Separation）を用いた駆動電圧の具体的な例を図18に示す。図18の（a）は、図14に示したPDPに1枚の画を表示するのに要する1TVフィールド期間の駆動電圧のタイムチャートを示す図である。図18の（b）は、図18の（a）のアドレス期間（アドレス放電期間、書き込み放電期間とも呼ぶ）80においてA電極59、X電極64およびY電極65に印加される電圧波形を示す図である。X電極、Y電極を各々サステイン電極、まとめてサステイン電極対と呼ぶ。図18の（c）は、図18の（a）のサステイン期間（サステイン放電期間、維持放電期間、発光表示期間とも呼ぶ）81の間に、サステイン電極であるX電極とY電極の間に一斉に

持放電電

図である

ルド7 1

す。

する。例

た場合、

られ、約

の3つの

ト放電期

アドレス

ン期間（

る。

電極5 9、

ス電圧波

電極5 9に

波形（X波

印加する電

し、V 2 1

ス8 6が印

駆とA電極

電位のA電

極 59 との交点に位置するセルではアドレス放電は起こらない。Y 電極の ($i + 1$) 行目にスキャンパルス 87 が印加された場合も同様である。

【0017】

アドレス放電が起こった放電セルでは、図 16 に示すように、放電で生じた電荷（壁電荷）が X、Y 電極を覆う誘電体膜 56 および保護膜 57 の表面に形成され、X 電極と Y 電極との間に壁電圧 V_w (V) が発生する。前述したように、図 16 中、符号 66 は電子、67 は正イオン、68 は正壁電荷、69 は負壁電荷を示す。この壁電荷の有無が、次に続くサステイン期間 81 でのサステイン放電の有無を決める。

【0018】

図 18 の (c) は、図 18 の (a) のサステイン期間 81 の間に、サステイン電極である X 電極と Y 電極の間に一斉に印加されるサステインパルス電圧を示す図である。X 電極には電圧波形 88 のサステインパルス電圧が、Y 電極には電圧波形 89 のサステインパルス電圧が印加される。いずれも、電圧値は V_3 (V) である。A 電極 59 には、電圧波形 90 の駆動電圧が印加され、サステイン期間内は一定電圧 (V_4) に保持される。尚、この電圧 V_4 は、グランド電位の場合もある。 V_3 の電圧のサステインパルス電圧が交互に印加されることにより、X 電極と Y 電極との間の相対電圧は反転を繰り返す。この V_3 の電圧値は、アドレス放電による壁電圧の有無でサステイン放電の有無が決まるように設定される。

【0019】

アドレス放電が起こった放電セルの 1 番目のサステイン電圧パルスにおいて、放電が起り逆極性の壁電荷がある程度蓄積するまで放電は続く。この放電の結果、蓄積された壁電圧は 2 番目の反転した電圧パルスを支援する方向に働き、再び放電が起こる。3 番目のパルス以降も同様である。このように、アドレス放電を起こした放電セルの X 電極と Y 電極の間には、印加電圧パルス数分の維持放電が起こり発光する。逆に、アドレス放電を起こさなかった放電セルでは発光しない。以上が、従来の PDP 装置の基本構成及びその駆動方法である。

【0020】

また、発光効率を向上させ、かつ安定に駆動する方法に関する主な技術として

、下記のごときものを挙げることが出来る。

【0021】

(1) 特開 2002-72959 号(特許文献1)および特開 2002-108273 号(特許文献2)。発光時の消費電力低減すなわち発光効率向上のためにサステイン電圧を低下させると、発光放電後に蓄積される壁電荷が少なくなり、次にサステイン電圧を印加しても放電電圧を超えずサステイン放電が持続しない。そのために、発光放電が中断し画質が著しく低下する問題があった。これに対し上記発明(1)は、従来のサステイン電圧を印加し放電セルを発光させた後、サステイン電極対間の電位差の絶対値を増加させて、上記発光効率向上のためにサステイン電圧を低下させた際に、安定したサステイン放電を行う。しかし、低電圧で放電させるため、従来駆動に比べて輝度が低くなる問題がある。

【0022】

(2) 特開 2002-132215 号(特許文献3)。従来駆動法や上記発明(1)では1つのサステインパルスに対して放電セルを1度だけ放電させ、次のサステインパルスが印加されるまで放電を停止させている。この1回の放電では、放電に必要な電流が十分供給されるが、放電電流に対して紫外線が飽和し、さらに紫外線に対しても可視光強度が飽和するため、放電電流を大きくしても輝度はほとんど増加しない。また、輝度の飽和が発生しないような低い電流レベルで放電セルを駆動すると、放電自体が不安定となり、繰り返し安定に放電を行うことが出来ない。また、PDPでは様々な画像表示のため点灯率(表示率または負荷率)を変化させる必要があり、必要な放電電流も変化する。このため、低い電流レベルで放電セルを駆動すると、放電がより不安定になる。

【0023】

上記発明(2)は、放電セルの点灯率が変化しても安定に放電を繰り返し行うとともに発光効率を向上させるために、サステイン電極に2段階の電圧を印加して第1の放電を発生させた後に第2の放電を発生させる。且つ、サブフィールド毎の点灯率に応じてサステインパルスが再び立ち上がるタイミングを変化させたり、サステインパルス周期を変化させる。また、点灯率に応じてサステインパルス波形を変化させる際の輝度連続性を保つために、パルス数を微妙に増減させる

。第1の放電は、PDPの容量電流をコンデンサに回収、放出する電力回収回路に含まれるコイルのインダクタンス L_r とパネル容量 C_p によるLC共振を利用する。すなわち、第1の放電は、このLC共振により電圧が上昇して極大値から極小値へ降下する過程で発生する。電圧が極大値から極小値に降下する過程で、第1の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後放電電流に対する紫外線の飽和が少なくなるために発光効率が向上する。しかし、電力回収回路のコイルのインダクタンスを利用するので、サブフィールド毎の点灯率に応じてサステインパルス波形を変化させる際の輝度連続性を保つために、パルス数を微妙に増減させ、複雑な対応が必要であった。

【特許文献1】

特開2002-72959号公報

【特許文献2】

特開2002-108273号公報

【特許文献3】

特開2002-132215号公報

【0024】

【発明が解決しようとする課題】

発光効率の向上は依然としてPDPの最重要課題である。本発明は、プラズマディスプレイパネルを用いたプラズマテレビ（PDP-TV）等のプラズマディスプレイ装置において、駆動法の工夫によりサステイン放電の発光効率を向上させ、かつ様々な画面表示の負荷率に対して安定な駆動が容易に出来る技術を提供することにある。

【0025】

【課題を解決するための手段】

先ず、本発明の駆動原理を裏付ける発光効率向上の基本メカニズムを説明する。高効率化の基本的な物理原理は、弱電場（低放電空間電圧）の放電においては電子温度が低くなるため、紫外線発生効率が高くなることである。紫外線発生効率が高くなれば発光効率も当然高くなる。従って、技術の基本は放電時における放電空間電圧を低くすることである。ここで、放電空間電圧とはX電極の誘電体

表面電位と Y 電極の誘電体表面電位との差の絶対値であり、放電空間に実際に印加されている電圧である。即ち、放電空間電圧はサステイン電極間に印加されている電圧と、X、Y 電極の誘電体に形成されている壁電圧の和である。尚、前述の放電空間電圧と紫外線発生の関係自体は、例えば論文 J. Appl. Phys. 88, pp. 5605 (2000) によって知られている。

【0026】

本発明の基本的考え方は、次の通りである。

【0027】

(1) 前置放電とその後に行き続いて行なう本放電の少なくとも 2 段階でサステイン放電（以下 2 段階サステイン放電、または略して 2 段階放電という）を行なうこと。

【0028】

(2) 上記 2 段階放電を駆動電圧波形（サステイン電圧、アドレス電圧）の特性により実現すること。

【0029】

ここで、サステイン電極に所望の外部電圧 V_s またはそれ以上の電圧が印加されている期間を、パルス印加期間と呼び、それ以外のサステイン期間を隙間期間と呼ぶ。従って、上記前置放電での放電空間電圧は主に（その前の放電で形成された）壁電圧であり、低放電空間電圧での高発光効率放電が実現する。更に、前置放電に続く本放電では、前置放電により壁電圧が低下しており、従来例に比べて低放電空間電圧での高発光効率な本放電が実現する。本放電が低放電空間電圧で発生するのは、前置放電で発生した空間電荷がプライミング効果を発揮するからである。

【0030】

本発明では、上記の低放電空間電圧での前置放電を発生させるために、隙間期間においてサステイン電極間に適切な電圧（前置放電開始電圧または中間電圧）を印加する（サステイン変調駆動法と呼ぶ）。また、他の本発明では低放電空間電圧での前置放電を発生させるために、アドレス電極に隙間期間で立ち上がるパルス電圧を印加し、一方のサステイン電極との間に適切な電圧（前置放電開始電

圧)を発生させる(アドレス変調駆動法)。あるいは、これら2つの駆動法を組み合わせた2段放電駆動法でを用いてもよい。また、前記中間電圧を電源または接地により設定する。さらに、PDPの画像表示の負荷率が変化しても安定に駆動出来るように、負荷率を大きくしたときに放電電流増大による電圧降下増大を補う手段(電圧降下補正手段)を設ける。前記電圧降下補正手段として、1つのサステインパルスにおける放電開始後または放電後、多くの壁電荷を蓄積する手段(壁電荷蓄積手段)を設ける。前記壁電荷蓄積手段がサステイン周期を長くすること、または1つのサステインパルスにおける放電開始後または放電後に立ち上がる電圧パルスを付加することである。また、前記電圧降下補正手段として、負荷率を大きくしたときにサステイン電圧 V_s 、中間電圧 V_p のいずれか一方、または両方を増大させる。

【0031】

負荷率とは、ある時点においてパネルに含まれる点灯放電セルの全放電セルに対する割合である。あるいは、あるサステイン電極対方向に並ぶ1列の放電セルの中での点灯放電セルの割合を意味する場合もある。

【0032】

上記のように、負荷率に応じて少なくとも2種類の駆動電圧波形(サステインパルス電圧波形、アドレス電圧波形、従来波形)を用いる。異なる駆動電圧波形の境界の負荷率において、輝度が連続となるように両者の放電による発光輝度を略一致させる。略一致させるとは、人間の目に不自然にならない程度に一致させることである。

【0033】

本書において開示される発明のうち、代表的なものの概要を説明すれば、下記の通りである。

【0034】

本発明の骨子は次のようなプラズマディスプレイ装置である。

【0035】

(1) 少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、前記サステインパルス電圧として、少なくとも第1の波形の電圧及び第2の波形の電圧を備え、前記第1の波形の電圧を、主要部が第1の電圧値からなる第1の部分と、主要部が前記第1の電圧値より大きな第2の電圧値からなる第2の部分とで構成し、前記第2の波形の電圧を、主要部が第3の電圧値からなる第3の部分と、主要部が前記第3の電圧値より大きな第4の電圧値からなる第4の部分とで構成し、前記第1の波形の電圧及び第2の波形の電圧は、下記条件(i)及び(ii)の両方を満たすものとし、

(i) 前記第3の電圧値 > 前記第1の電圧値、前記第3の部分の持続時間 > 前記第1の部分の持続時間(0秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第4の電圧値 > 前記第2の電圧値、前記第4の部分の持続時間 > 前記第2の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第1の波形から前記第2の波形に切り替える回路を備え、前記第1の電圧値及び第3の電圧値は、少なくとも電源または接地と、スイッチ手段により設定されることを特徴とするプラズマディスプレイ装置。

【0036】

(2) 少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、前記

サステインパルス電圧として、少なくとも第1の波形の電圧及び第2の波形の電圧を備え、前記第1の波形の電圧を、主要部が第1の電圧値からなる第1の部分と、主要部が前記第1の電圧値より大きな第2の電圧値からなる第2の部分とで構成し、前記第2の波形の電圧を、主要部が第3の電圧値からなる第3の部分と、主要部が前記第3の電圧値より大きな第4の電圧値からなる第4の部分とで構成し、前記第1の波形の電圧及び第2の波形の電圧は、下記条件 (i) 及び (ii) の両方を満たすものとし、

(i) 前記第3の電圧値 > 前記第1の電圧値、前記第3の部分の持続時間 > 前記第1の部分の持続時間 (0秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第4の電圧値 > 前記第2の電圧値、前記第4の部分の持続時間 > 前記第2の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第1の波形から前記第2の波形に切り替える回路を備え、前記サステイン電極対をなす電極には、互いに逆極性の電圧が印加されることを特徴とするプラズマディスプレイ装置。

【0037】

(3) 少なくとも発光表示のためのサステイン放電を行うサステイン電極対を有する複数の放電セルを少なくとも備えるプラズマディスプレイパネルを有し、

(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、前記サステインパルス電圧として、少なくとも第1の波形の電圧及び第2の波形の電圧を備え、前記第1の波形の電圧を、主要部が第1の電圧値からなる第1の部分と、主要部が前記第1の電圧値より大きな第2の電圧値からなる第2の部分とで構成し、前記第2の波形の電圧を、主要部が第3の電圧値からなる第3の部分と、主要部が前記第3の電圧値より大きな第4の電圧値からなる第4の部分とで構

成し、前記第 1 の波形の電圧及び第 2 の波形の電圧は、下記条件 (i) 及び (ii) の両方を満たすものとし、

(i) 前記第 3 の電圧値 > 前記第 1 の電圧値、前記第 3 の部分の持続時間 > 前記第 1 の部分の持続時間 (0 秒を含む) の少なくとも一方の条件が満たされる、

(ii) 前記第 4 の電圧値 > 前記第 2 の電圧値、前記第 4 の部分の持続時間 > 前記第 2 の部分の持続時間 の少なくとも一方の条件が満たされる、

前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記サステインパルス電圧を、前記第 1 の波形から前記第 2 の波形に切り替える回路を備え、前記第 1 の電圧値及び第 3 の電圧値は、接地または電源に接続されたインダクタンスを利用して設定されることを特徴とするプラズマディスプレイ装置。

【0038】

(4) 少なくとも発光表示のためのサステイン放電を行うサステイン電極対と発光放電セルを選択するためのアドレス電極とを有する複数の放電セルを少なくとも具えるプラズマディスプレイパネルを有し、(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生するように、前記複数の放電セルの前記サステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置において、前記サステイン放電において、前記アドレス電極には、前記サステインパルス電圧に同期したアドレスパルス電圧が印加され、前記サステイン放電の際の、前記放電セルの中で点灯されている放電セルの数の、前記放電セルの全数に対する割合を負荷率と定義し、該負荷率の増大量を基に、前記アドレスパルス電圧が増大されることを特徴とするプラズマディスプレイ装置。

【0039】

(5) 前記第 2 の波形の周期が、前記第 1 の波形の周期より大である (1) から (3) のいずれかに記載のプラズマディスプレイ装置。

【0040】

(6) 前記第1の波形及び前記第2の波形は、それぞれ、前記第2の電圧値及び前記第4の電圧値より大きい後置パルス電圧を印加する期間を含む波形である(1)から(3)のいずれかに記載のプラズマディスプレイ装置。

【0041】

(7) 前記負荷率を検出する回路と、該負荷率を基に、前記第1の波形或いは前記第2の波形の何れかを選択する制御回路とを備えた(1)から(3)のいずれかに記載のプラズマディスプレイ装置。

【0042】

(8) 前記負荷率を検出する回路と、該負荷率を基に前記アドレスパルス電圧を制御する回路とを備えた(4)に記載のプラズマディスプレイ装置。

【0043】

(9) 前記負荷率が大きくなった場合に、前置放電を発生させる電圧波形を印加することを特徴とする(7)あるいは(8)に記載のプラズマディスプレイ装置。

【0044】

(10) 前記負荷率と、前記第1及び第2の波形のサステインパルス数と、前記放電セルの輝度をパラメータとするテーブルを備え、前記第1から第2の波形へ切り替える前記負荷率の境界において、前記第1から第2の波形の放電による発光輝度を略一致させるよう前記第1及び第2の波形のサステインパルス数を設定することを特徴とする(7)に記載のプラズマディスプレイ装置。

【0045】

(11) 前記負荷率と、前記サステインパルス数と、前記アドレス電圧と、前記放電セルの輝度をパラメータとするテーブルを備え、前記アドレス電圧を切り替える前記負荷率の境界において、前記アドレス電圧切り替え前後の放電による発光輝度を略一致させるよう前記アドレス電圧を設定することを特徴とする(8)に記載のプラズマディスプレイ装置。

【0046】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。尚、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

[実施の形態 1]

図 1 は、本発明の実施の形態 1 のプラズマディスプレイ装置のサステイン期間 81 においてサステイン電極（X 電極と Y 電極）に一斉に印加されるサステインパルス波形（ V_x 、 V_y ）と発光波形（LIR）、および図 2、3 に示す X 駆動回路 95a のスイッチへの入力信号（ $S_{xru} \sim S_{xd}$ ）を示す図である。図 1 には半周期 $T_f / 2$ の波形が示されており、次の半周期は V_x と V_y を逆にしたものに等しいので省略した。 $V_x - V_y$ は X、Y 電極の電圧の差分、すなわち X、Y 電極間電圧である。図 1 に示されていない A 電極に印加される電圧は $V_s / 2$ 程度の一定電圧である。発光波形は紫外線発光の目安となる Xe 828 nm 発光（励起 Xe 原子からの 828 nm 波長の発光のこと）波形（LIR と略記）を用いた。

【0047】

図 2 は本発明の実施の形態 1 のプラズマディスプレイ装置の基本構成図である。

【0048】

先ず、本例のプラズマディスプレイ装置 100a の基本構成は次の通りである。即ち、図 2 に示すように、本実施の形態 1 は、従来例の図 14 と同様の構造の放電セルを有するパネル 91 と、パネル内の電極群と外部回路の接続部となる X 電極端子部 92、Y 電極端子部 93、及び A 電極端子部 94 と、これらに電圧を印加して駆動する X 駆動回路 95a、Y 駆動回路 96a、及び A 駆動回路 97a からなる駆動回路 98a と、画像源 99 からの画像信号から 1 フレームの表示画面の負荷率を検出する負荷率検出器 3、負荷率に応じてサステイン波形とサステインパルス数及び各サブフィールドへの振り分け等を行う負荷率対応器 4、および駆動回路 98a に負荷率検出器 3、負荷率対応器 4 を通して表示画面の画像信号を与える画像源 99 から構成されている。

【0049】

本発明の実施の形態 1 の例 1

図3は、本発明の実施の形態1の例1のプラズマディスプレイ装置100aのサステイン期間に関するX駆動回路95aを示す図である。簡単のため、スイッチ（実際にはトランジスタ）を、図1に示したスイッチへの入力信号と同じ記号（Sxru～Sxd）で表す。以下も同様である。X駆動回路95aはスイッチSxru、Sxrd、ダイオードDxru、Dxrd、電力回収コンデンサCxr、電力回収コイルLxr、および接地端子GNDから成る電力回収回路101と、スイッチSxu、Sxd、Sxup、および電圧Vs、Vpの電源、接地端子GNDから成る。Y駆動回路は図3には示されていないが、X駆動回路95aと同様であり、添え字のxの代わりにyとした要素、すなわちスイッチSyru、Syrd、ダイオードDyru、Dyrd、電力回収用コンデンサCyr、電力回収コイルLyr、および接地端子GNDから成る電力回収回路101と、スイッチSyu、Syd、Syup、および電圧Vs、Vpの電源、接地端子GNDから成る。X駆動回路95a、Y駆動回路の間にパネル91のサステイン電極間の全容量に相当するパネル容量Cpが示されている。本X駆動回路95aには電力回収回路101が表示されているが、電力回収回路を含まない回路にしてもよい。

【0050】

本実施のプラズマディスプレイ装置の駆動方法について、図18、図1、図2及び図3を用いて説明する。PDPの1TVフィールド期間の駆動方法の基本は図18に示したものと同様である。即ち、各サブフィールドは、図18の（a）の（II）に示すように、放電セルを初期状態に戻すリセット期間79、発光する放電セルを選択するアドレス期間80、選択した放電セルを表示発光させるサステイン期間81からなる。

【0051】

まず、図2の画像源99からの画像信号から負荷率検出器3により、1フィールドの表示画面の負荷率を検出する。その検出された負荷率に応じてサステインパルス数を制御することによって消費電力を常に一定値以下に制限するというAPC（Automatic Power Control）機能を有している。すなわち、ある一定以上の負荷率h1%（例えば15%）の表示で消費電力を一定に保つように、負荷率対応器4により、負荷率が大きくなるほどサステインパルス数を少なく設定する。

【0052】

さらに、ある負荷率 h_2 % を境に異なる 2 種類のサステインパルス波形を設定する。すなわち、負荷率 h_2 以下ではサステインパルス波形 $wave1$ (波形 1)、そして負荷率 h_2 以上では $wave2$ (波形 2) を設定する。この際、異なるサステインパルス波形の境界の負荷率において、両者の放電による発光輝度を略一致させる。略一致させるとは、人間の目に不自然にならない程度に一致させることである。放電電流と容量電流の両方を含む全電流による全消費電力に対する発光効率の負荷率依存特性として、 $wave2$ の発光効率が、負荷率 h_h において $wave1$ と逆転して高くなるものを用いたとする。すなわち、負荷率 h_h で $wave1$ と $wave2$ の発光効率が略一致したとする。このとき、前記境界負荷率 h_2 として h_h を選択すれば、境界の負荷率において両者の放電による発光輝度を略一致させることができる。あるいは、 h_2 として例えば h_h より大きい負荷率を設定する場合は、負荷率 h_2 での、 $wave1$ に対する $wave2$ の発光効率比を η_{b2} としたとき、サステインパルス数を $1/(\eta_{b2})$ 倍すれば、境界の負荷率において両者の放電による発光輝度を略一致させることができる。

【0053】

上記のようにサステインパルス波形の種別、サステインパルス数を決定し、負荷率対応器 2 により、各サブフィールドへのサステインパルスの振り分けを決定し、これに基づき駆動回路 98a を駆動する。

【0054】

上記のように、少なくとも 2 種類のサステインパルス電圧波形の負荷率とサステインパルス数と輝度のテーブルを有し、両者を切り替える境界の負荷率において、両者の放電による発光輝度を略一致させるサステインパルス数に設定する。

【0055】

アドレス期間 80 においては、図 18 (b) に示すように、負荷率対応器 2 からのデータに基づき、A 駆動回路 97a から図 18 (b) の A 波形 82、X、Y 駆動回路 95a、96a から X、Y 波形 83、84、85 を出力する。従来技術の図 18 (b) の説明と同様にして発光させるべき所望の放電セルにアドレス放電を発生、前記所望の放電セルの X、Y 電極間に、壁電圧 V_w (V) を発生させる

。これにより、サステイン期間に発光する放電セルとしない放電セルが選択される。サステイン期間内に、X電極64とY電極65間に、この壁電圧があるときだけ放電する程度の電圧をX電極とY電極間に印加することにより、所望の放電セルだけが放電発光する。

【0056】

図1に示すように、X、Yサステインパルスの電圧波形は立上りにおいて、 V_s より低い中間電圧 V_p が印加され、引き続き V_s が印加される2段波形である。このとき発光波形LIRは図1に示すように、本放電1の前に前置放電2を有する複数ピークの発光波形となる。この現象および高発光効率化の理由は以下のように説明できる。

【0057】

期間T2において中間電圧 V_p が印加され、サステイン期間内における前の放電で蓄積されたX、Y電極間の壁電圧との重畳電圧が放電開始電圧を超えたために前置放電2が発生する。このとき、印加電圧 V_p が低くX、Y電極間の放電空間電圧も低いため、低電子温度の放電発光となり、紫外線発生効率が向上する。この前置放電により壁電圧が減少し放電が一旦弱まる。次に、前置放電のプライミング効果のある間に V_s が印加されるので、再び放電開始電圧以上となり本放電が発生する。このとき本放電においても前置放電によるX、Y電極間壁電圧の減少により放電空間電圧が低くなり、低電子温度の放電発光となり、紫外線発生効率が向上する。このように前置放電、本放電の両方が低電子温度での放電となるので紫外線発生効率が向上し発光効率が向上する。

【0058】

上記例では、図2の画像源99からの画像信号から負荷率検出器3により、1フィールドの表示画面の負荷率を検出したが、負荷率検出器3により、1サブフィールドの表示画面の負荷率を検出してサブフィールド毎に対応し同様な処理を行ってもよい。

【0059】

次に、X、Yサステインパルス波形を発生させるX、Y駆動回路の半周期 $T_f/2$ の動作を図1、図3を用いて説明する。図1のサステインパルス波形 V_x 、

V_y は図 3 のノード N_{x1} およびこれに対応する図示しない Y 駆動回路のノード N_{y1} の電圧波形である。図 1 に示す半周期においては Y 駆動回路 96a のスイッチ（図示しない）は S_{yd} 以外は全てオフであり、接地端子 GND に接続されるので、 V_y は 0 V に保たれている。X 駆動回路の動作は以下の通りである。期間 T1 では S_{xru} がオン、それ以外のスイッチはオフである。したがって、電力回収コンデンサ C_{xr} がスイッチ S_{xru} 、ダイオード D_{xru} を介して電力回収コイル L_{xr} に接続され、電力回収コイル L_{xr} およびパネル容量 C_p による LC 共振により、ノード N_{x1} の電圧が接地電位から曲線的に上昇する。このとき電力回収コンデンサ L_{xr} の電荷がスイッチ S_{xru} 、ダイオード D_{xru} 、電力回収コイル L_{xr} を介してパネル容量 C_p へ放出される。期間 T2 ではスイッチ S_{xup} がオン、それ以外のスイッチはオフとなる。したがって、ノード N_{x1} はスイッチ S_{xup} を介して電圧 V_p の電源に接続されノード N_{x1} の電位は中間電圧 V_p に保持される。期間 T3 ではスイッチ S_{xu} がオン、それ以外のスイッチはオフとなる。したがって、ノード N_{x1} はスイッチ S_{xu} を介して電圧 V_s の電源に接続されノード N_{x1} の電位は V_s まで立上り保持される。期間 T4 では S_{xrd} がオン、それ以外のスイッチはオフである。したがって、電力回収コンデンサ C_{xr} がスイッチ S_{xrd} 、ダイオード D_{xrd} を介して電力回収コイル L_{xr} に接続され、電力回収コイル L_{xr} およびパネル容量 C_p による LC 共振により、ノード N_{x1} の電圧が電位 V_s から曲線的に下降する。このときパネル容量 C_p の電荷が電力回収コイル L_{xr} 、ダイオード D_{xrd} 、スイッチ S_{xrd} を介して回収コンデンサ C_{xr} に充電される。期間 T5 ではスイッチ S_{xd} がオン、それ以外のスイッチはオフとなる。したがって、ノード N_{x1} はスイッチ S_{xd} を介して接地 GND に接続されノード N_{x1} の電位は 0 V まで立下がり保持される。以上の動作により図 1 に示したサステインパルス波形 V_x 、 V_y が得られる。後半の半周期の動作は X と Y を逆転させた動作なので説明を省略する。

【0060】

比較のため図 19 に、従来技術の電力回収回路を考慮したときのプラズマディスプレイ装置のサステイン期間 81 におけるサステインパルス波形 V_x 、 V_y 、発光波形 LIR 、スイッチの入力信号 $S_{xru} \sim S_{yd}$ を、図 20 に X、Y 駆動回路 95、96 の具体例を示す。本実施形態の図 3 と異なり、従来技術では図 20 に示

すように X 駆動回路ではスイッチ S_{xup} と V_p 電源が無い。したがって、本実施の形態の図 1 と異なり、図 19 のサステインパルス波形を発生させるスイッチの動作において S_{xup} が無く、中間電圧 V_p の期間 T_2 (T_2') が無い。このため、本実施形態の図 1 と異なり、図 19 に示すように前置放電が発生せず発光波形 LIR は単一ピークである。Y 駆動回路と動作も同様なので省略する。

【0061】

上記のように、中間電圧 V_p の印加により前置放電が発生し、プライミング効果を利用して本放電が発生する。このとき前置放電、本放電の両方が低放電空間電圧下、すなわち低電子温度での放電となるので紫外線発生効率が向上し発光効率が向上する。しかし、TV 表示等では 0%~100% までの様々な負荷率の画像表示が必要である。負荷率が小さいときはある中間電圧 V_p とサステイン電圧 V_s で前置放電、本放電が発生している場合でも、負荷率が大きくなったとき前置放電が弱くなり発光効率の向上が小さくなる場合がある。これは負荷率が大きくなったとき駆動回路、パネル内の抵抗等に流れる電流が大きくなるので前置放電の際の電圧降下が大きくなり、放電空間電圧が弱くなりすぎて前置放電が弱くなると考えられる。また、負荷率が小さいときは繰り返し安定な 2 段放電が発生している場合でも、負荷率が大きくなったとき表示がちらつくなど表示不良になる場合がある。これは負荷率が大きくなったとき駆動回路、パネル内の抵抗等に流れる電流が大きくなるので電圧降下が大きくなり、放電が弱くなったり止まったりして放電が不安定となるためと考えられる。これらを避けて放電セルの負荷率が変化しても安定に駆動出来るように、負荷率を大きくしたときに放電電流増大による電圧降下増大を補う手段（電圧降下補正手段）を設ける。この電圧降下補正手段として、図 1 の半周期 $T_f/2$ のサステインパルスにおける放電開始後または放電後に、多くの壁電荷を蓄積する手段（壁電荷蓄積手段）を設ける。壁電荷は放電中急速に蓄積されるが、放電終了時付近または終了後には残存電場が弱くなるためゆっくり蓄積される。したがって、サステイン電圧 V_s 印加期間 T_3 を長くするほど多くの壁電荷を蓄積することが出来る。すなわち、壁電荷蓄積手段として、図 1 のサステイン周期 T_f （サステイン電圧 V_s 印加期間 T_3 ）を長くする。これにより、次の半周期の前置放電前に壁電荷が多く蓄積されるので

、負荷率が大きい場合に X, Y 電極間の電圧降下が大きくなっても、次の半周期の T2 期間に十分な放電空間電圧がかかり適度な前置放電が発生する。この前置放電による壁電荷消去量が負荷率の小さい場合と同程度とすると、前置放電後に残存する壁電荷量はサステイン周期を長くしない場合よりも多い。したがって、期間 T3 での本放電においても負荷率が大きく電圧降下が大きくなっても、増加した壁電荷により放電空間電圧の低下が補われ放電が弱まることは無い。

【0062】

以上のように、負荷率が小さいときにはサステインパルス周期を短く、負荷率が大きいときにはサステインパルス周期を長くすることにより、様々な負荷率の表示に対して安定な放電を維持できる。また、放電が 2 段放電になっているので、紫外線発光効率は向上している。

【0063】

上記のような 2 段放電により、画面表示の負荷率 10% では従来比 10% の高発光効率が達成でき、負荷率 40% 以上の場合にサステイン周期 2 倍のサステインパルス電圧波形を用い、負荷率 100% のときに、従来に比し 35% の高発光効率化が得られた。さらに、負荷率の小さい表示より大きい表示での発光効率改善効果が大きくなったことにより、従来発生していたストリーキングが 20% から 5% 以下となり画質が大幅に向上した。ここでストリーキングとは、同じサステインパルス数で発光させたとき負荷率が大きい表示の方が電圧降下等のため暗くなる現象であり、例えば負荷率 100% 表示での輝度と 10% 表示での輝度の比の 1 からのずれである。

【0064】

また、負荷率に応じて少なくとも 2 種類のサステインパルス駆動波形を用いる。上記例では、サステインパルス波形として図 1 のような 2 段放電が発生させる波形を用いたが、図 19 のような従来波形を用いてもよい。2 段放電波形は従来波形と比較し容量電力が大きくなる場合があるため、その場合は低い負荷率の表示では従来波形の方が放電電力と容量電力を含む全電力に対する効率がよくなり有利となる。図 21 の 102 (a-c-d-f) に、一定電力以下の条件において、低い負荷率の表示において従来駆動を用いた場合の負荷率に対する輝度の変

化を示した。103は従来波形における放電回数制御による表示負荷と輝度の関係(a-c-d-e)を示し、104は2段放電波形における放電回数制御による表示負荷と輝度の関係(a-b-d-f)を示す。高い表示負荷区間106においては発光効率の高い2段放電波形を選択し輝度を上昇させ、低い表示負荷区間105においては、容量電力の低い従来波形を選択する。また、さらに低負荷率の場合に電力に余裕があり2段放電波形が高い輝度を示すならば、その区間において2段放電波形を選択することも有効である。つまり、複数のサステイン放電波形を用意することにより、最適な輝度、電力を達成することが可能となる。

【0065】

また、上記例では、負荷率に応じて2種類のサステインパルス周期を持つサステインパルス波形を用いたが、3種類以上のサステインパルス波形を用いてもよい。

【0066】

上記のように、サステイン電極対間に印加されるサステインパルス電圧が、少なくとも中間電圧 V_p とそれより大きい電圧 V_s からなり、サステイン放電において、少なくとも前置放電とそれに引き続き発生する本放電を有し、PDPの画面表示の負荷率を大きくしたときに放電電流増大による電圧降下増大を補う手段(電圧降下補正手段)を設け、前記中間電圧を電源(または接地)により設定した。また、サステインパルスの半周期における放電開始後または放電後、多くの壁電荷を蓄積する手段(壁電荷蓄積手段)である。また、前記壁電荷蓄積手段は、サステインパルスの周期を長くしたサステインパルス電圧の印加である。これにより、様々な画像表示の負荷率に対して高発光効率で安定なプラズマディスプレイ装置が得られる。

【0067】

本発明の実施形態1の例2

上記実施の形態1の例1では、中間電圧 V_p を与えるのに電源を用いた。次に、中間電圧を与えるのにインダクタンス L_p を用いる実施形態1の例2を示す。

【0068】

図4は、本発明の実施の形態1の他のラズマディスプレイ装置のサステイン期間81においてX極とY電極に一斉に印加されるサステインパルス波形(V_x 、 V_y)と発光波形(LIR)、および図5に示すX駆動回路95bのスイッチへの入力信号(S_{xru} ~ S_{xd})を示す図である。図5のX駆動回路95bが図3のX駆動回路95aと異なる点は、図3の電圧 V_p の電源、スイッチ S_{xup} が無いこと、およびスイッチ S_{xd} と接地GNDとの間にコイルなどのインダクタンス素子 L_{xp} が設けられたことである。Y駆動回路は図5には示されていないが、X駆動回路95bと同様であり、添え字のxの代わりにyとした要素から成るものである。X、Yサステインパルス波形を発生させるX、Y駆動回路の半周期 $T_f/2$ の動作を図4を用いて説明する。図4のサステインパルス波形 V_x 、 V_y は図5のノード N_{x1} およびこれに対応する図示しないY駆動回路のノード N_{y1} の電圧波形である。

【0069】

図1と異なる点のみを以下に述べる。期間 T_1 においてスイッチ S_{yd} がオンでそれ以外はオフなので、インダクタンス L_{yp} およびパネル容量 C_p によるLC共振により V_y が負電圧に振れる。その結果 $V_x - V_y$ でみれば図4のような中間電圧を持つサステインパルス波形となる。このようなサステインパルス波形駆動した場合も前置放電2と本放電1を有する2段放電となり、先の例と同様に紫外線発生効率が向上し発光効率が向上する。駆動方法その他は実施の形態1の例1と同様である。

【0070】

また、図5ではインダクタンス素子は接地に接続されているが、一定電圧の電源に接続されていてもよい。また、インダクタンス素子は回路の配線のインダクタンスであってもよい。

【0071】

上記実施形態1の例1、2では、中間電圧 V_p を印加するサステインパルス電圧波形により2段放電を発生させ、負荷率を大きくしたときに放電の不安定化を引き起こす放電電流増大による電圧降下増大を補う手段(電圧降下補正手段)を設け、電圧降下補正手段が、1つのサステインパルスにおける放電開始後または

放電後、多くの壁電荷を蓄積する手段であり、多くの壁電荷を蓄積する手段としてサステインパルスの周期を長くする方法を用いた。

【0072】

本発明の実施の形態1の例3

次に本発明の実施の形態1の例3として、負荷率を大きくしたときに多くの壁電荷を蓄積する手段として1つのサステインパルスの本放電が終了するタイミング付近で $V_s - V_y$ の絶対値（サステイン電極対間電圧）が V_s 以上となる電圧（後置電圧と呼ぶ）を印加する。図6に示すように、基本的には実施の形態の例1の図1のサステインパルスに、例えば本放電1終了後 V_y に電圧 $-V_{pp}$ を印加すると、 $V_x - V_y$ は $V_s + V_{pp}$ となる。例えば $V_{pp} = 20V$ とする。通常、本放電が終了すると各電極極性と逆方向の壁電荷が蓄積され、放電空間電圧は低い状態になっているが、まだイオン、電子、準安定粒子等の空間電荷は存在し残りの V_s 印加期間（ $T_3 + T_4$ ）のうちにゆっくり壁電圧に変換される。しかし、負荷率が大きい表示の場合 $T_3 + T_4$ 期間が短いと、次のサステインパルスでの前置放電を安定に発生させ、かつ本放電に移行する十分な壁電荷が蓄積されないで終わってしまう場合があり、繰り返し安定な放電を実現できない。そこで、放電後に $V_s + V_{pp}$ を印加し、放電空間電圧を発生させ空間電荷をすみやかに壁電圧に変換することにより、次のサステインパルスでの前置放電を安定に行い、そのプライミング効果を利用して本放電を安定に行わせることができる。図7は本発明の実施の形態1の例3のプラズマディスプレイ装置100aのサステイン期間に関するX駆動回路95cの例を示す図である。

【0073】

本実施の形態1の例1の図3との違いは、スイッチ S_{xdp} （図示されない S_{ydp} ）とこれに接続された電圧 $-V_{pp}$ の電源が付加されていることである。次に図6を用いて、X、Yサステインパルス波形を発生させるX、Y駆動回路の半周期 $Tf/2$ の動作について、本実施の形態1の例1の図1との違いのみを説明する。付加されたスイッチ S_{ydp} オン期間 T_6 に N_{y1} はスイッチ S_{ydp} を介して電圧 $-V_{pp}$ の電源に接続され、 V_y の電圧が $-V_{pp}$ となる。その結果、 $V_x - V_y$ は $V_s + V_{pp}$ となる。 T_6 以外の期間スイッチ S_{ydp} はオフである。以上の動作に

より図 6 に示したサステインパルス波形 V_x 、 V_y および $V_x - V_y$ が得られる。後半の半周期の動作は X と Y を逆転させた動作なので説明を省略する。

【0074】

本発明の実施の形態 1 の例 4

本発明の実施の形態 1 の例 4 として、負荷率を大きくしたときに放電電流増大による電圧降下増大を補う手段（電圧降下補正手段）が、サステイン電極間電圧および前置放電開始電極間電圧のいずれか一方、または両方を増大することである例を示す。実施の形態 1 の例 1 と異なる点のみを説明する。負荷率を大きくしたとき、図 1 の V_p と V_s をいずれも例えば $\Delta V = 15\text{ V}$ だけ高くする。これにより、前置放電の際にはその前のサステインパルスによる本放電後の壁電圧に ΔV が加算されるので、負荷率を大きくしたときに放電電流増大による電圧降下が大きくなっても前置放電発生に十分な電圧が放電空間に印加される。本放電においても、前置放電発生により壁電圧が低下し、負荷率を大きくしたとき、放電電流増大により電圧降下しても本放電に十分な電圧が放電空間に印加され、繰り返し安定な放電が実現できる。その結果 2 段放電により発光効率が向上するとともに、様々な負荷率の表示に対してサステイン期間に繰り返し安定な放電が実現できる。

[実施の形態 2]

本発明の実施の形態 2 の例 1

図 8 は、本発明の実施の形態 2 の例 1 のプラズマディスプレイ装置のサステイン期間 8 1 において X 極と Y 電極に一斉に印加されるサステインパルス電圧波形 (V_x 、 V_y) と発光波形 (LIR)、および図 9 に示す X、Y 駆動回路 9 5 d、9 6 d のスイッチへの入力信号 ($S_{xa} \sim S_{ye}$) を示す図である。図 8 には 1 周期 T_f の波形が示されている。図 9 は、本発明の実施の形態 2 の例 1 のプラズマディスプレイ装置のサステイン期間に関する X、Y 駆動回路 9 5 d、9 6 d を示す図である。図 9 では簡単のため実施形態 1 で示した電力回収回路を省略している。しかし、電力回収回路を設けてもよいし、有っても動作に支障はない。また逆に、本実施の形態 2 を実現するために電力回収回路は不可欠のものではない。以下の実施の形態の例においても、簡単のために電力回収回路の表記は省略する。

図 9 は “A New Driving Technology for PDPs with Cost Effective Sustain Circuit” S I D 0 1, pp. 1 2 3 6 - 1 2 3 9 に記載の T E R E S (T E c h n o l o g y o f R E c i p r o c a l S u s t a i n e r) 駆動のための回路と同じものである。本実施の形態の T E R E S 駆動との違いはスイッチのオン、オフのタイミング、およびそれによるサステインパルス波形 $V_x - V_y$ の違いである。従来の T E R E S 駆動によるサステインパルス波形では $V_x - V_y$ が $V_s / 2$ 、 $-V_s / 2$ の中間電圧となる T 1、T 4 の期間がほとんど無い。本実施の形態 2 の例 1 では、この中間電圧の印加期間を意識的に設けることにより前置放電を発生させる点が従来の T E R E S 駆動と異なる。X 駆動回路 9 5 d はスイッチ S x a、S x b、S x c、S x d、S x e、コンデンサ C x、接地端子 GND、および電圧 $V_s / 2$ の電源から成る。Y 駆動回路 9 6 d はスイッチ S y a、S y b、S y c、S y d、S y e、コンデンサ C y、接地端子 GND、および電圧 $V_s / 2$ の電源から成る。X、Y 駆動回路 9 5 d、9 6 d の間にパネル 9 1 のサステイン電極間の全容量に相当するパネル容量 C p が示されている。

【 0 0 7 5 】

次に、X、Y サステインパルス波形を発生させる X、Y 駆動回路 9 5 d、9 6 d の 1 周期 T f の動作を図 8、図 9 を用いて説明する。図 8 のサステインパルス波形 V_x 、 V_y は図 9 のノード N x 1、N y 1 の電圧波形である。X 駆動回路 9 5 d の動作について説明する。期間 T 1、T 2 では、スイッチ S x a、S x c、S x d がオン、S x b、S x e がオフである。したがって、電圧 $V_s / 2$ の電源がスイッチ S x a を介して N x 2 に接続され、スイッチ S x d を介してノード N x 1 に接続されるので、X 電極には $V_s / 2$ の電圧が印加され保持される。同時に、コンデンサ C x の一方の端子はスイッチ S x c を介して接地 GND に接続され、他方の端子は $V_s / 2$ のノード N x 2 に接続されるので、C x には両端の電圧が $V_s / 2$ となるように電荷が蓄積される。期間 T 3、T 4 では、スイッチ S x a、S x b、S x c はそのままスイッチ S x d がオフ、S x e がオンに変わる。したがって、ノード N x 1 はスイッチ S x e を介して接地 GND に接続されるので、X 電極は $V_s / 2$ から 0 V に変化し保持される。期間 T 5 では、スイッチ S x d、S x e はそのまま、スイッチ S x a と S x c がオフ、S x b がオンに変わる。したがって、ノード N x 2 はスイッチ S x b を介して接地 GND に接続され、スイッチ S x c はオフになるのでコンデンサ C x の電圧は $V_s / 2$ に保

持される。ノードN x 1はスイッチSxeを介してコンデンサCx、ノードN x 2に接続されるので、N x 1には $-V_s/2$ に変化し保持される。すなわち、コンデンサCxが電圧 $-V_s/2$ の電源ように働くので、X電極は0Vから $-V_s/2$ に変化し保持される。期間T6では、スイッチSxa、Sxb、Sxcはそのまま、スイッチSxdがオン、Sxeがオフに変わる。したがって、ノードN x 1はスイッチSxd、ノードN x 2、スイッチSxbを介して接地GNDに接続されるので、X電極の電位は $-V_s/2$ から0Vに変化し保持される。Y駆動回路96dの動作はX駆動回路の動作を半周期ずらしたものの、すなわち期間T1～T3と期間T4～T6を置き換えたものに等しいので説明を省略する。以上の動作により図8に示したサステインパルス波形Vx、Vyが得られ、その結果図のようなVx－Vyの波形が得られる。Vx－Vy波形が中間電圧 $V_s/2$ 、 $-V_s/2$ となる期間T1およびT4を設けたことが従来のTERES駆動波形と異なる。

【0076】

次に、本実施の形態2の例1のサステインパルス波形による駆動で発光効率が上昇する理由を説明する。図8に示すように、Vx－Vyの波形は期間T1においてVsより低い中間電圧 $V_s/2$ が印加され、引き続きVsが印加される2段波形である。Vsとして適当な値、例えば180Vを設定すると、 $V_s/2$ は90Vとなり、T1において前置放電2が発生し、発光波形LIRは図8に示すように、本放電1の前に前置放電2のピークを有する発光波形となる。期間T2において中間電圧Vpが印加され、前の放電で蓄積されたX、Y電極間の壁電圧との重畳電圧が放電開始電圧を超えたために前置放電2が発生する。このとき、印加電圧Vpが低くX、Y電極間の放電空間電圧も低いため、低電子温度の放電発光となり、紫外線発生効率が向上する。この前置放電により壁電圧が減少し放電が一旦弱まる。次に、前置放電のプライミング効果のある間にVsが印加されるので、再び放電開始電圧以上となり本放電が発生する。このとき本放電においても前置放電によるX、Y電極間壁電圧の減少により放電空間電圧が低くなり、低電子温度の放電発光となり、紫外線発生効率が向上する。このように前置放電、本放電の両方が低電子温度での放電となるので紫外線発生効率が向上し発光効率が向上する。

【0077】

様々な負荷率に対して安定な駆動を行うためには、実施の形態1で述べたと同様な負荷率に応じた対応をすればよいので、説明を省略する。一例を言えば、ある負荷率以上の表示で図8のサステインパルスの周期 T_f を長くすることにより壁電荷を多く集め、次のサステインパルスでの放電を安定化する。

【0078】

また、本実施の形態ではX、Y駆動回路は従来のTERES駆動用の回路がそのまま使用でき、スイッチのタイミングのみを変えればよい（波形ROMを書き換えればよい）だけである。したがって、TERES駆動回路を使用している場合には、余分なコストを掛けずに高発光効率化を達成できる利点がある。

【0079】

本発明の実施の形態2の例2

図10は、本発明の実施の形態2の例2のプラズマディスプレイ装置のサステイン期間81においてX極とY電極に一斉に印加されるサステインパルス波形（ V_x 、 V_y ）と発光波形（LIR）、および図11に示すX、Y駆動回路95e、96eのスイッチへの入力信号（ $S_{xa} \sim S_{yf}$ ）を示す図である。図10には1周期 T_f の波形が示されている。図11は、本発明の実施の形態2の例2のプラズマディスプレイ装置のサステイン期間に関するX、Y駆動回路95e、96eを示す図である。X、Y駆動回路95e、96eの実施の形態2の例1と異なる点は、スイッチ S_{xf} と電圧 V_p の電源、およびスイッチ S_{yf} と電圧 V_p の電源が付加されたことである。X、Yサステインパルス波形を発生させるX、Y駆動回路95e、96eの1周期 T_f の動作の実施の形態2の例1と異なる点は、図11の期間 T_1 においてスイッチ S_{xc} がオフのまま、 S_{xf} がオンになること、および期間 T_4 においてスイッチ S_{yc} がオフのまま、 S_{yf} がオンになることである。これにより、期間 T_1 において V_s の代わりに V_p が重畳された $V_s + V_p$ がノードN1、すなわちX電極に印加される。これにより、中間電圧を V_s の設定に制約されず前置放電により最適な電圧値に設定できる。発光効率向上の原理、負荷率が大きいつきの放電安定化法は実施の形態2の例1と同様なので説明を省略する。

【0080】

本発明の実施の形態 2 の例 3

図 12 は本発明の実施の形態 2 の例 3 のプラズマディスプレイ装置のサステイン期間 81 において X 極と Y 電極に一齐に印加されるサステインパルス波形 (V_x 、 V_y) と発光波形 (LIR)、および図 11 に示す X、Y 駆動回路 95e、96e のスイッチへの入力信号 ($S_{xa} \sim S_{yf}$) を示す図である。駆動回路は実施の形態 2 の例 2 と、電源 V_p を V_{pp} にする以外は同じものを用いる。図 12 には 1 周期 T_f の波形が示されている。X、Y サステインパルス波形を発生させる X、Y 駆動回路 95e、96e の 1 周期 T_f の動作の実施の形態 2 の例 1 と異なる点は、図 12 の新たに設けた期間 T_7 においてスイッチ S_{xc} をオフ、 S_{xf} をオンにしたこと、および新たに設けた期間 T_8 においてスイッチ S_{yc} をオフ、 S_{yf} をオンにしたことである。これにより、図 10 における T_2 相当期間中の、期間 T_7 において V_s の代わりに V_{pp} が重畳された $V_s + V_{pp}$ がノード N1、すなわち X 電極に印加される。また、図 10 における T_5 相当期間中の、期間 T_8 において $-V_s$ の代わりに $-V_{pp}$ が重畳された $-V_s - V_{pp}$ がノード N1、すなわち Y 電極に印加される。これにより、負荷率の大きい表示において放電後、壁電荷を多く集め安定な繰り返し放電を行わせることが出来る。負荷率が小さいときには図 8 と同じ波形を用いて様々な負荷率の表示に対して安定化なく同を実現できる。

〔実施の形態 3〕

図 13 は、本発明の実施の形態 3 のプラズマディスプレイ装置のサステイン期間 81 において X 極と Y 電極に一齐に印加されるサステインパルス波形 (V_x 、 V_y) とアドレスパルス波形 (V_a)、および発光波形 (LIR) を示す図である。図 13 に示すようなサステイン期間にアドレスパルス電圧を印加する駆動法をアドレス変調駆動法と呼ぶ。これに対して実施の形態 1、2 に示したサステインパルス波形に中間電圧を設けるサステイン波形による駆動法をサステイン変調駆動法と呼ぶ。

【0081】

図 13 に示すアドレス変調駆動法では、サステイン放電において、サステインパルスに同期してサステインパルスの隙間期間 ($\sim T_1$ 、 $\sim T_3$) に立ち上がる

パルス電圧がアドレス電極に印加される。例えば、隙間期間～ T_1 において前のサステインパルスでの放電の結果負の壁電圧をもつY電極に対してアドレス電極に電圧 V_{sa} が印加されることにより、Y-X電極間に放電開始電圧以上の電圧が掛かりY-X電極間で放電が開始される。その後プライミング効果によりすぐX-Y電極間の放電に移る。これが図13の発光波形の前置放電2のピークである。その後、 V_x が V_s に上昇し本来の放電、本放電1のピークが発生する。発光効率向上の原理は前記実施の形態1、2と同様であるので省略する。負荷率の大きい表示に対して放電を安定化させるために期間 T_2 、 T_4 の放電後Y電極、X電極に $-V_{pp}$ を印加する。その結果放電後X、Y電極間に $V_s + V_{pp}$ の電圧が印加され、壁電荷を多く蓄積することが出来る。ある負荷率以下では V_{pp} を印加しない波形、ある負荷率以上で図13の波形を用いる。また、例えば周期 T_f を長くして放電後壁電荷を蓄積する方法を用いてもよい。あるいは、ある負荷率以上で V_s を大きくするか、 V_a を大きくしてもよい。あるいは、これらの組み合わせでもよい。これにより、高発光効率なアドレス変調駆動法においても、様々な負荷率の表示に対して安定な放電を行わせることが出来る。

【0082】

本発明は、上記の形態のみに制限されず、上記で述べた様々な組み合わせも含まれる。要は、サステイン放電駆動法やアドレス放電駆動法を含む2段放電駆動法において、負荷率を大きくしたときに放電電流増大による電圧降下増大を補う手段（電圧降下補正手段）を設けることである。また、電圧降下補正手段が、1つのサステインパルスにおける放電開始後または放電後、多くの壁電荷を蓄積する手段である。また、負荷率に応じて少なくとも2種類のサステインパルス駆動波形を用いる。また、異なる駆動波形の境界の点灯率において、両者の放電による発光輝度を略一致させればよい。

【0083】

以上のように、本発明による駆動法によれば、従来法に比べて発光効率が向上し、かつ様々な負荷率の表示に対して安定な駆動が可能となる。

【0084】

また、前述した各実施の形態の諸組み合わせで、可能なもの全てが本発明とし

て実施可能であることは言うまでもない。

【0085】

前述した各実施の形態においては、2 段放電放電駆動法に焦点を当てて説明したが、プラズマディスプレイ装置の構成としては、(a) 前置放電とそれに引き続き本放電を発生する、(b) 前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、サステイン放電を発生するように、複数の放電セルのサステイン電極対間にサステインパルス電圧を印加するプラズマディスプレイ装置とすることができる。

【0086】

以上、前記諸実施の形態に基づき具体的に説明したが、本発明は、前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0087】

【発明の効果】

本発明は、プラズマディスプレイパネルの発光効率を向上させ、かつ様々な負荷率の表示に対して駆動方法を有するプラズマディスプレイ装置を提供することが出来る。

【図面の簡単な説明】

【図 1】

図 1 は、本発明の実施の形態 1 の例 1 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 2】

図 2 は、本発明の実施の形態 1 の例 1 の基本構成を示すブロック図である。

【図 3】

図 3 は、本発明の実施の形態 1 の例 1 の X、Y 駆動回路図である

【図 4】

図 4 は、本発明の実施の形態 1 の例 2 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 5】

図 5 は、本発明の実施の形態 1 の例 2 の X、Y 駆動回路図である。

【図 6】

図 6 は、本発明の実施の形態 1 の例 3 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 7】

図 7 は、本発明の実施の形態 1 の例 3 の X、Y 駆動回路図である。

【図 8】

図 8 は、本発明の実施の形態 2 の例 1 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 9】

図 9 は、本発明の実施の形態 2 の例 1 の X、Y 駆動回路図である。

【図 1 0】

図 1 0 は、本発明の実施の形態 2 の例 2 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 1 1】

図 1 1 は、本発明の実施の形態 2 の例 2 の X、Y 駆動回路図である。

【図 1 2】

図 1 2 は、本発明の実施の形態 2 の例 3 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 1 3】

図 1 3 は、本発明の実施の形態 3 のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 1 4】

図 1 4 は従来の 3 電極 a c 面放電型 P D P の例を示す斜視図である。

【図 1 5】

図 1 5 は、図 1 4 中の矢印 D 1 の方向から見たプラズマディスプレイパネルの断面図である

【図 1 6】

図 1 6 は、図 1 4 中の矢印 D 2 の方向から見たプラズマディスプレイパネルの

断面図である。

【図 17】

図 17 は、従来のプラズマディスプレイ装置の基本構成を示すブロック図である。

【図 18】

図 18 は、プラズマディスプレイパネルに 1 枚の画を表示する 1 TV フィールド期間の駆動回路の動作を説明するための図である。

【図 19】

図 19 は、従来のプラズマディスプレイ装置のサステイン期間における電圧、発光波形、およびスイッチの入力信号である。

【図 20】

図 20 は、従来のプラズマディスプレイ装置の X、Y 駆動回路図である。

【図 21】

図 21 は、複数のサステイン放電波形を選択したときの表示負荷率に対する輝度の変化である。

【符号の説明】

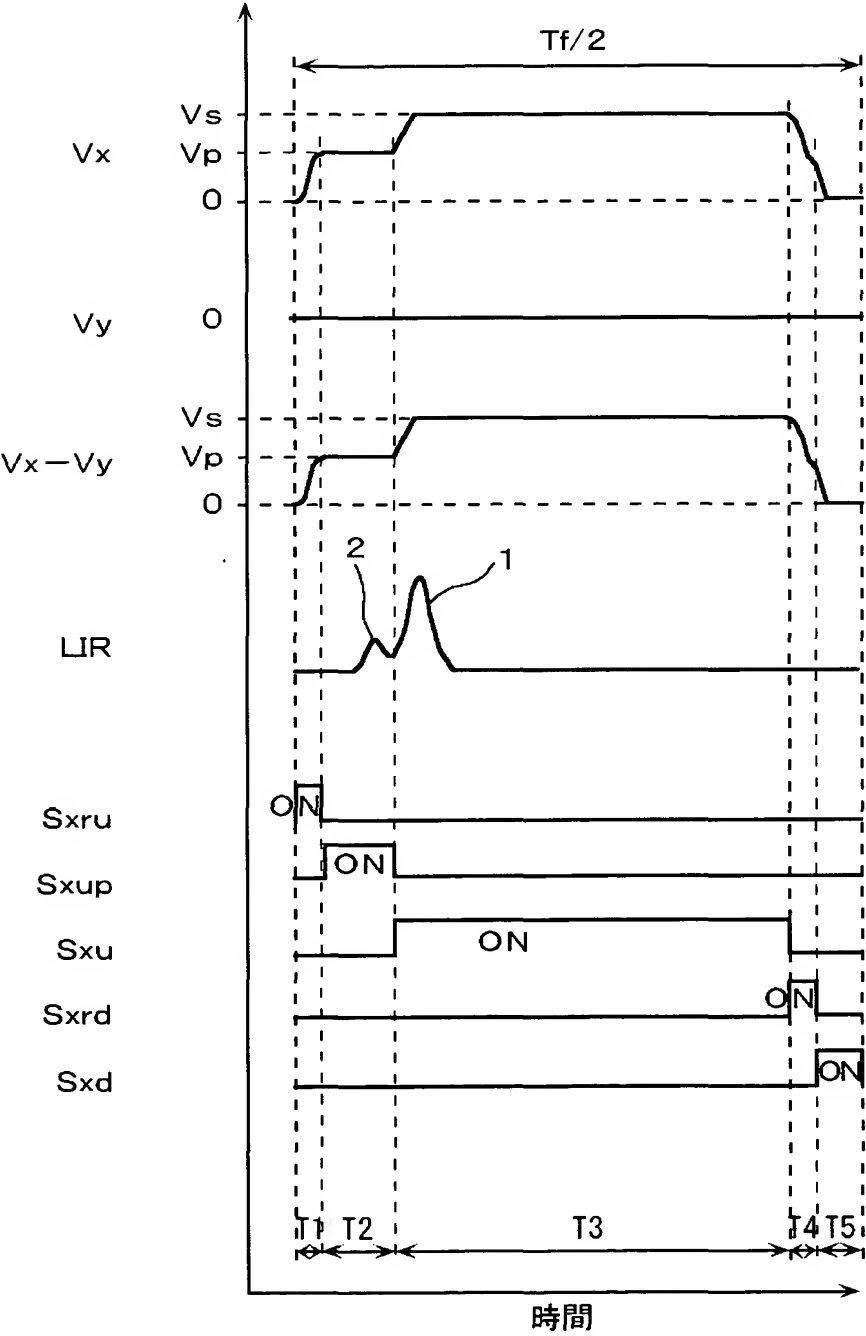
1…本放電、2…前置放電、3…負荷率検出器、4…負荷率対応器、66…電子、67…正イオン、68…正の壁電荷、69…負の壁電荷、51…前面基板、52…X 透明電極、53…Y 透明電極、54…X バス電極、55…Y バス電極、56…前面誘電体、57…保護膜、58…背面基板、59…アドレス電極（書き込み電極、A 電極とも呼ぶ）、60…背面誘電体、61…隔壁、62…蛍光体、63…放電空間、64…X 電極、65…Y 電極、70…TV フィールド、71～78…サブフィールド、79…リセット放電期間、80…アドレス期間、81…サステイン期間、82…A 電極 59 に印加する電圧波形（A 波形）、83…X 電極 64 に印加する電圧波形（X 波形）、84…Y 電極 65 の i 番目に印加する電圧波形（Y 波形）、85…Y 電極 65 の $(i+1)$ 番目に印加する電圧波形（Y 波形）、86、87…スキャンパルス、88…X 電極電圧波形、89…Y 電極電圧波形、90…A 電極電圧波形、91…パネル（プラズマディスプレイパネル、PDP とも呼ぶ）、92…X 電極端子部、93…Y 電極端子部、94…A 電極端子

部、95、95 a、95 b、95 c、95 d、95 e…X駆動回路、96、96 a、96 d、96 e…Y駆動回路、97、97 a、…A駆動回路、98、98 a、…駆動回路、99…画像源、100、100 a、…プラズマディスプレイ装置、101…電力回収回路、a、b、c、d、e、f…表示負荷率に対する輝度、102、103、104…表示負荷率に対する輝度の変化、105、106、…表示負荷区間。

【書類名】 図面

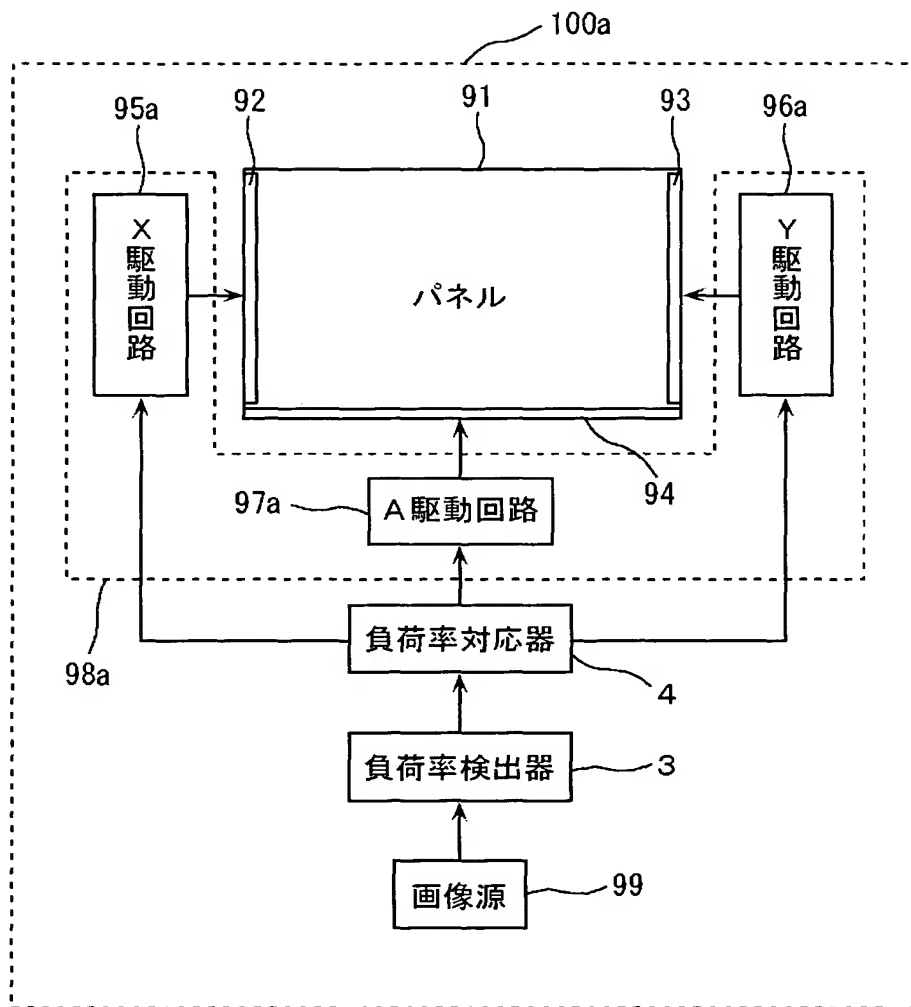
【図 1】

図 1



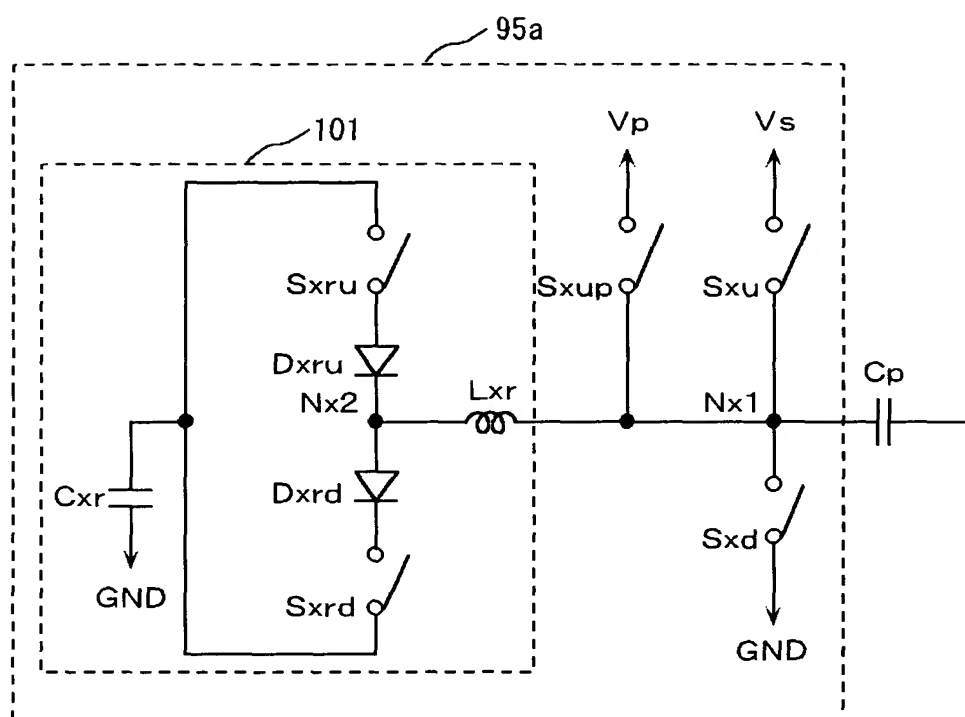
【図 2】

図 2



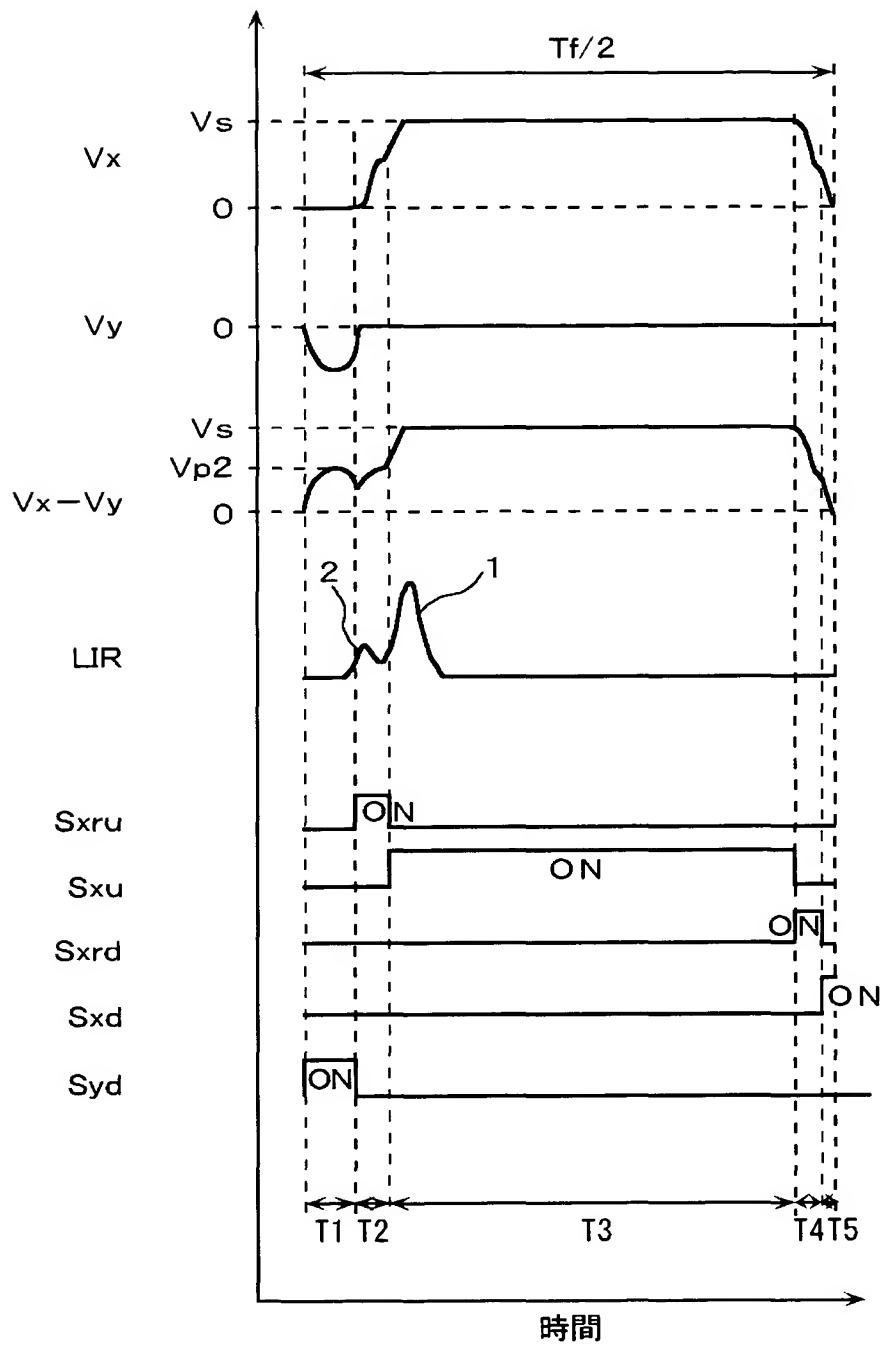
【図 3】

図 3



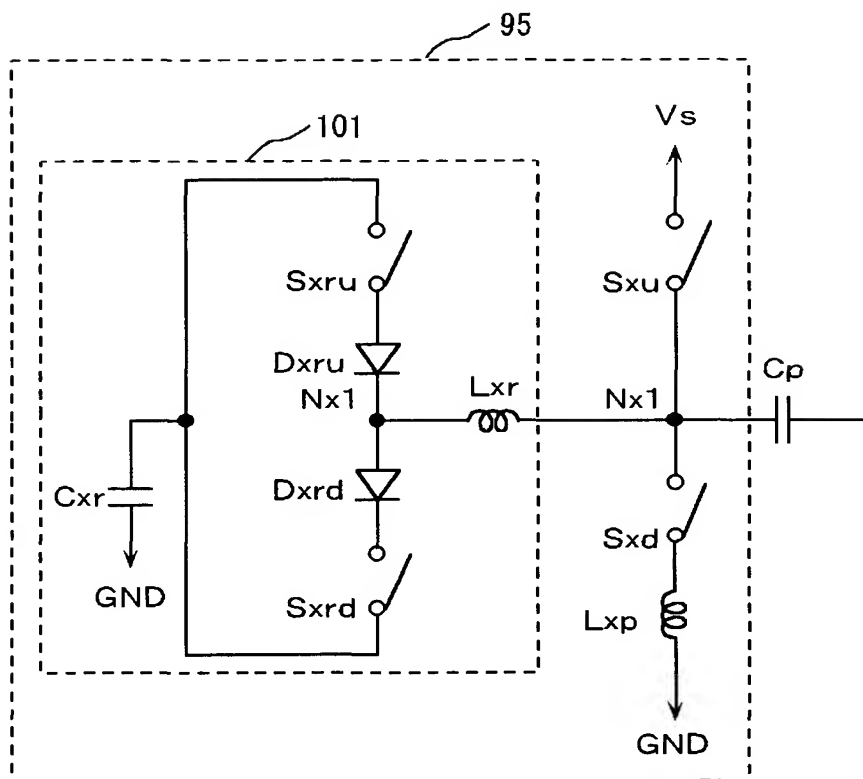
【図 4】

図 4



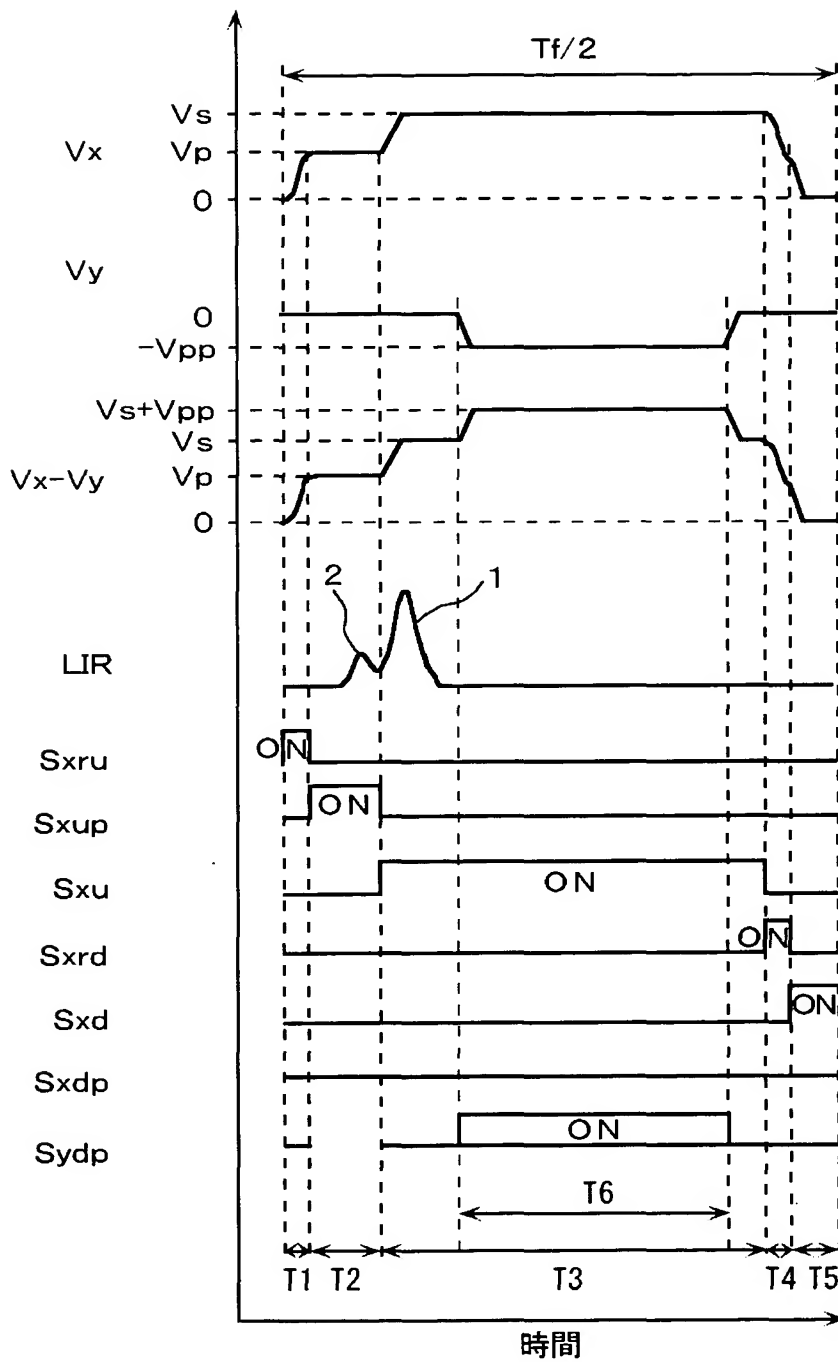
【図 5】

図 5



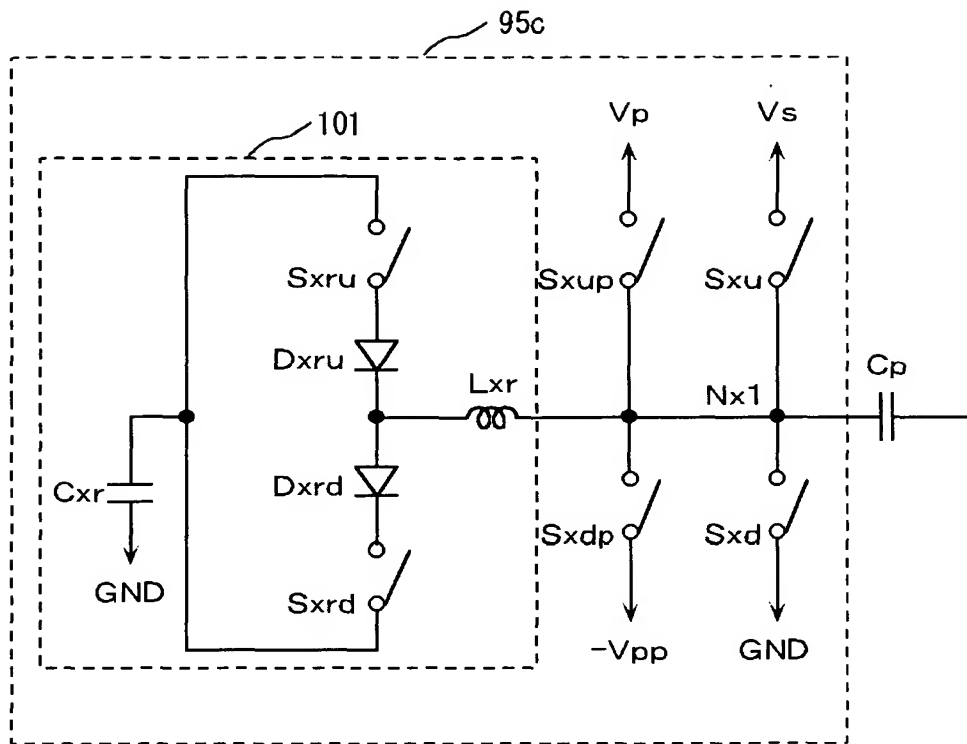
【図 6】

図 6



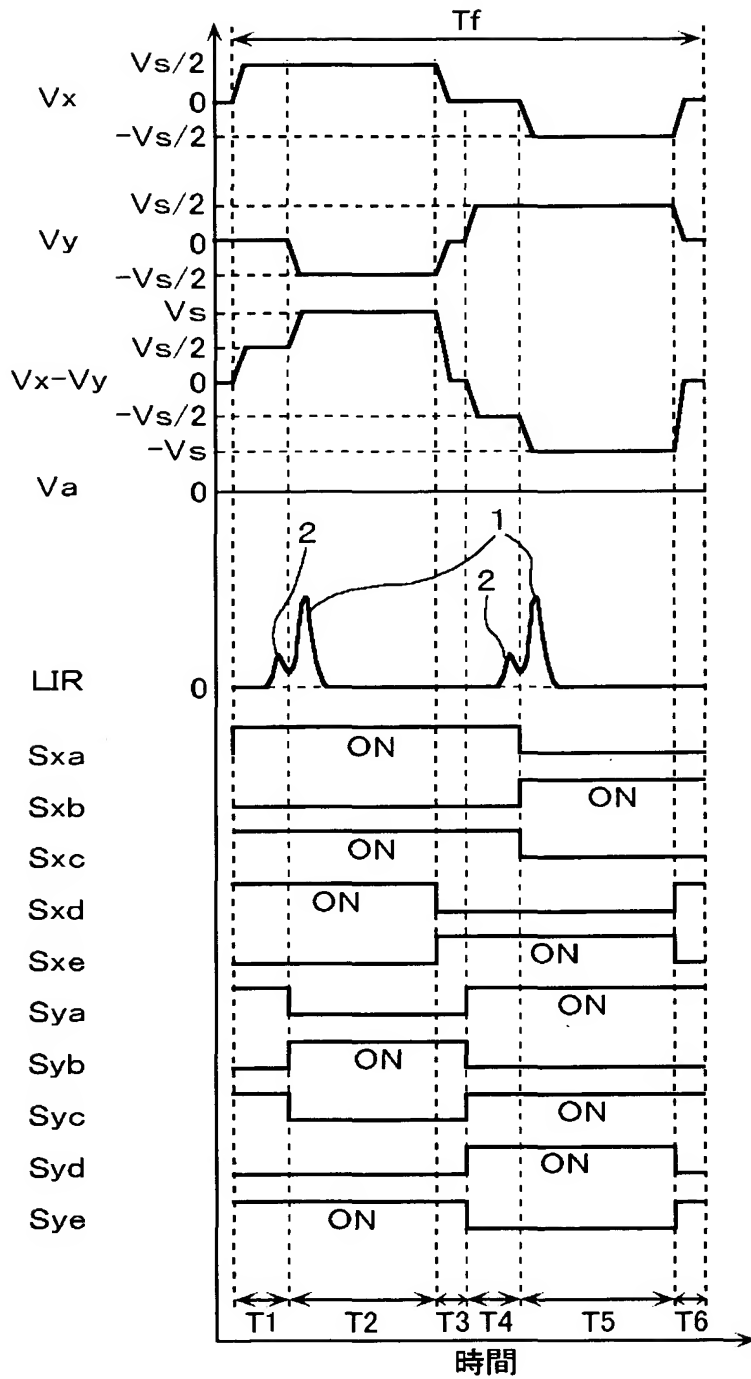
【図 7】

図 7



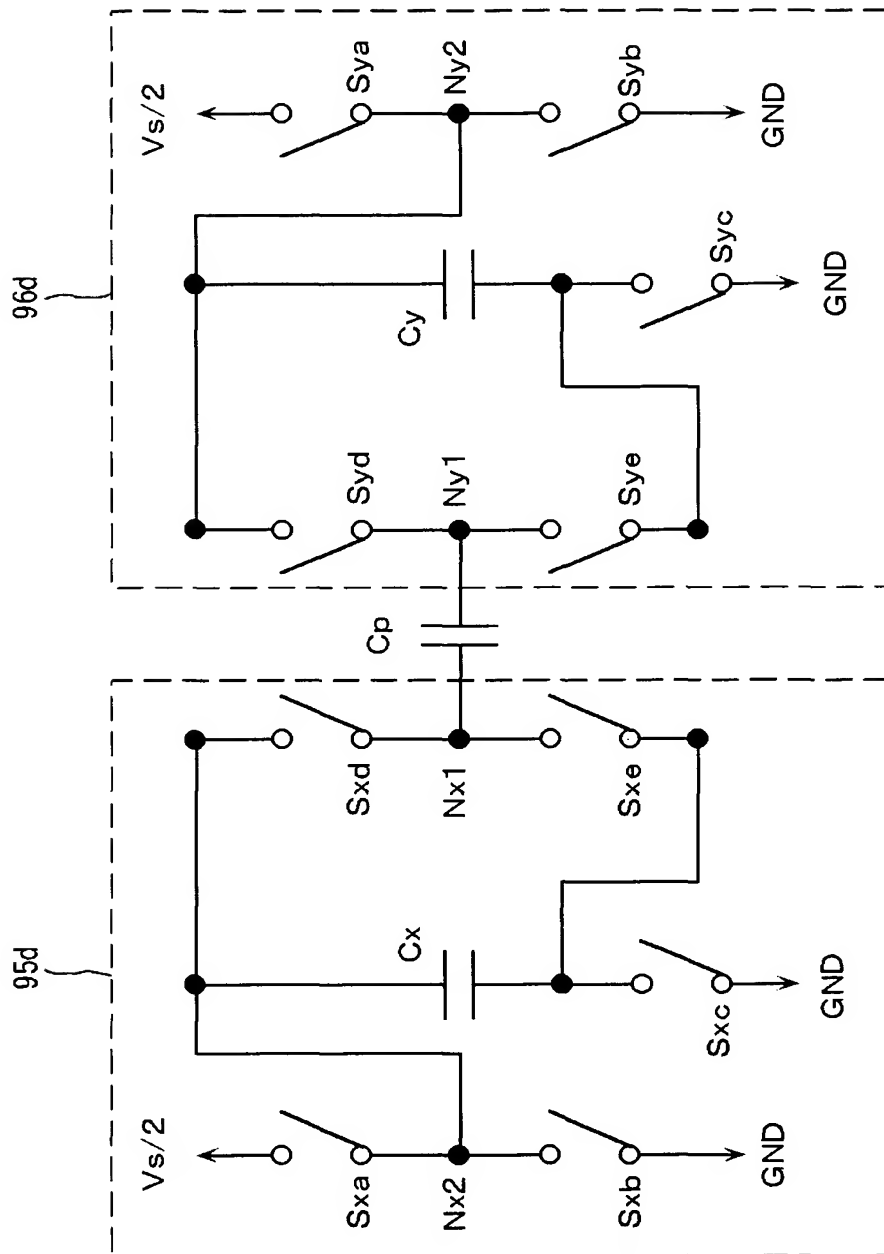
【図 8】

図 8



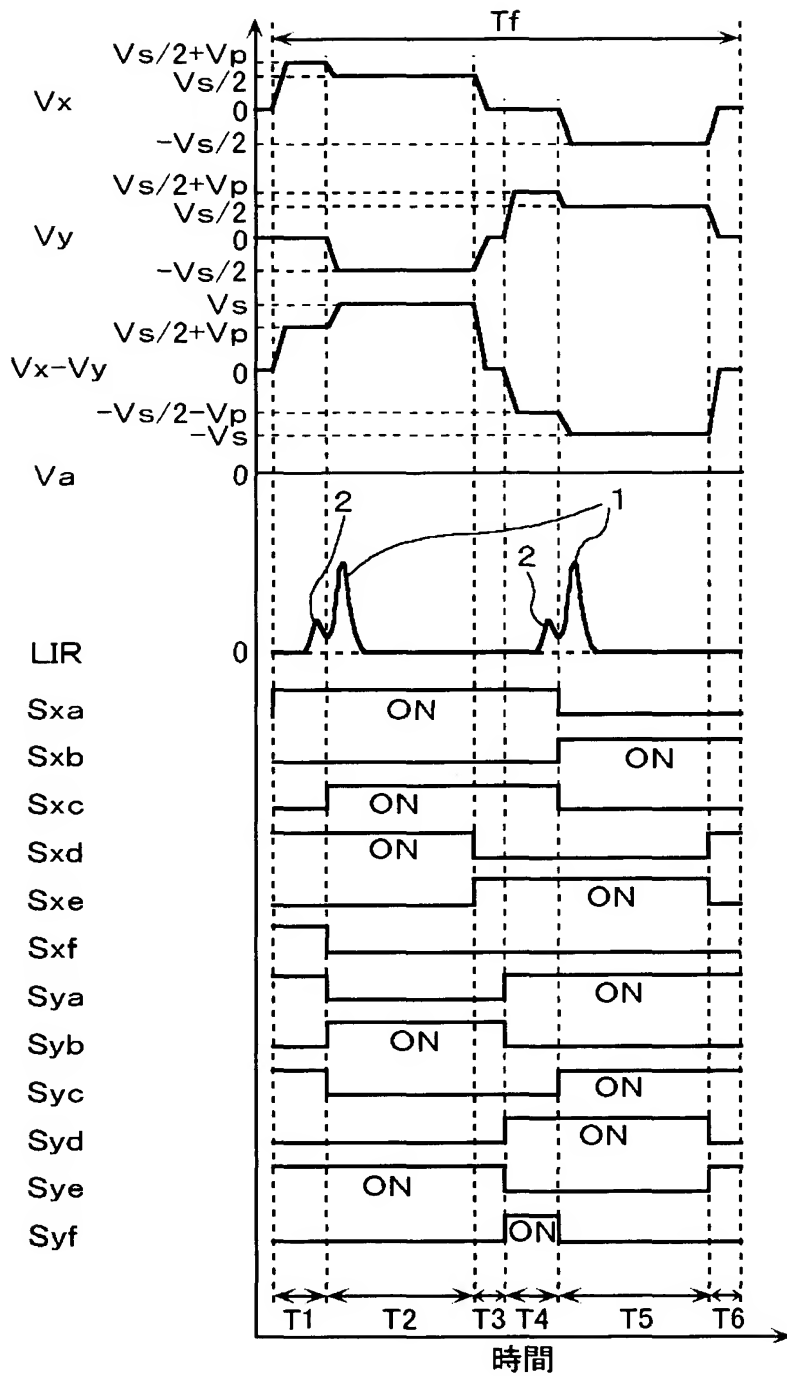
【図 9】

図 9



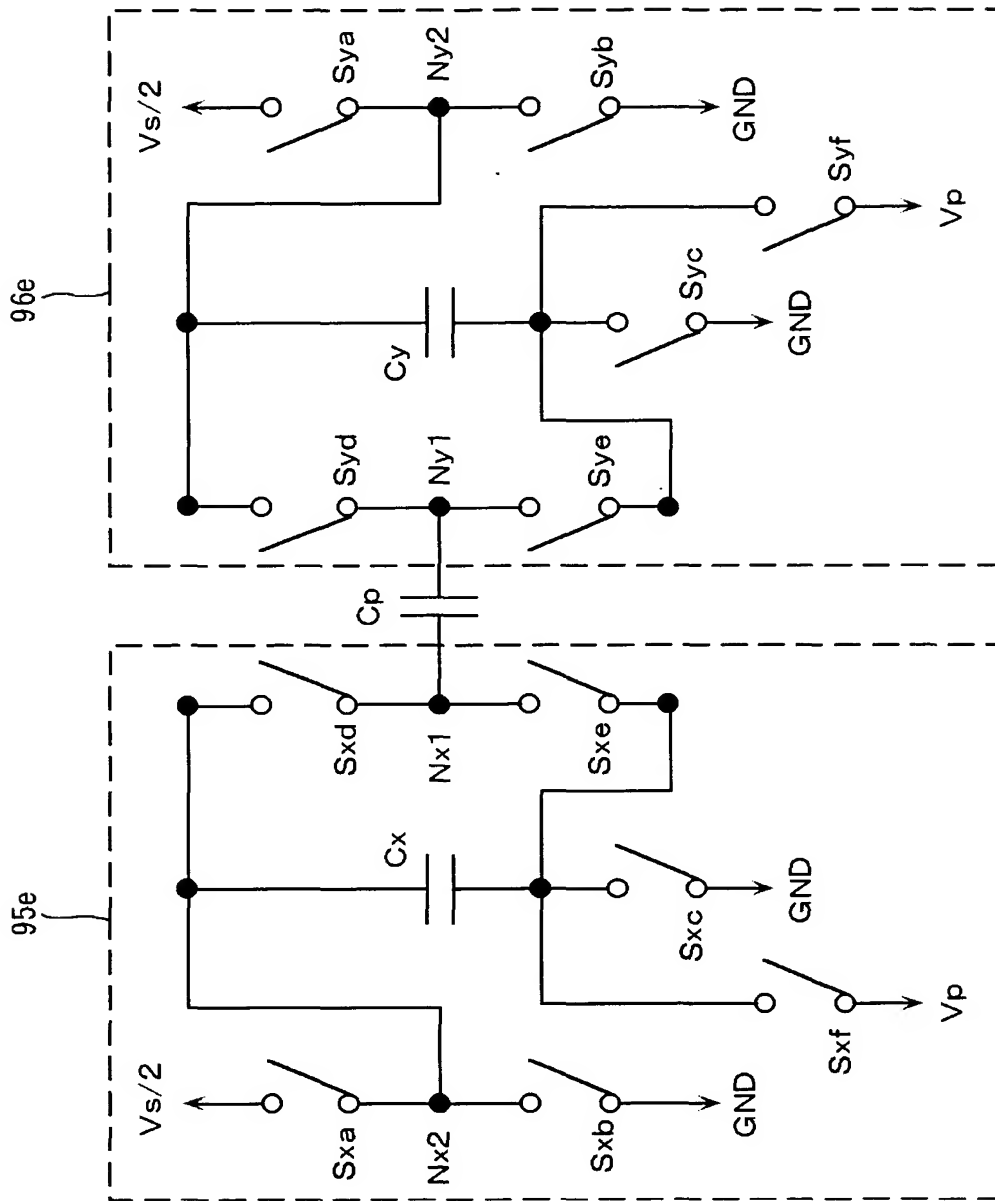
【図 10】

図 10



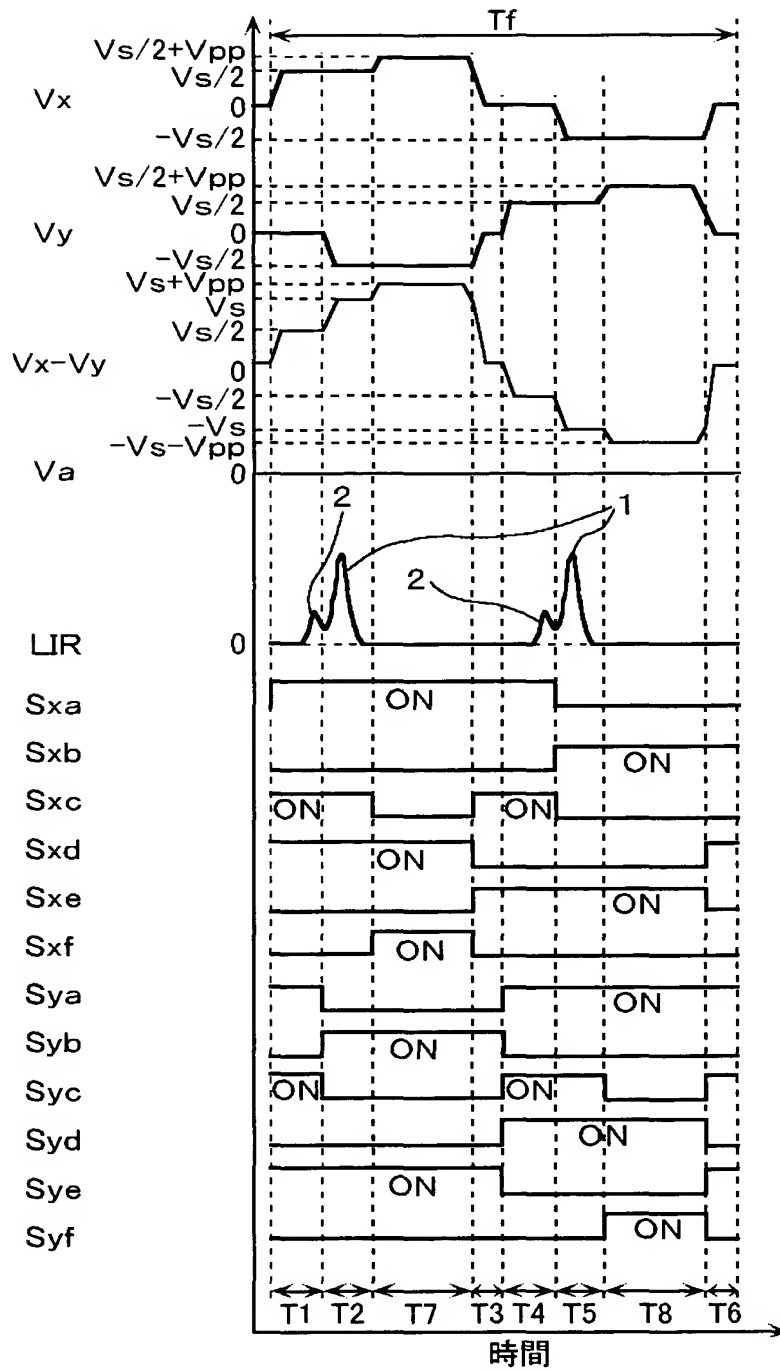
【図 11】

図 11



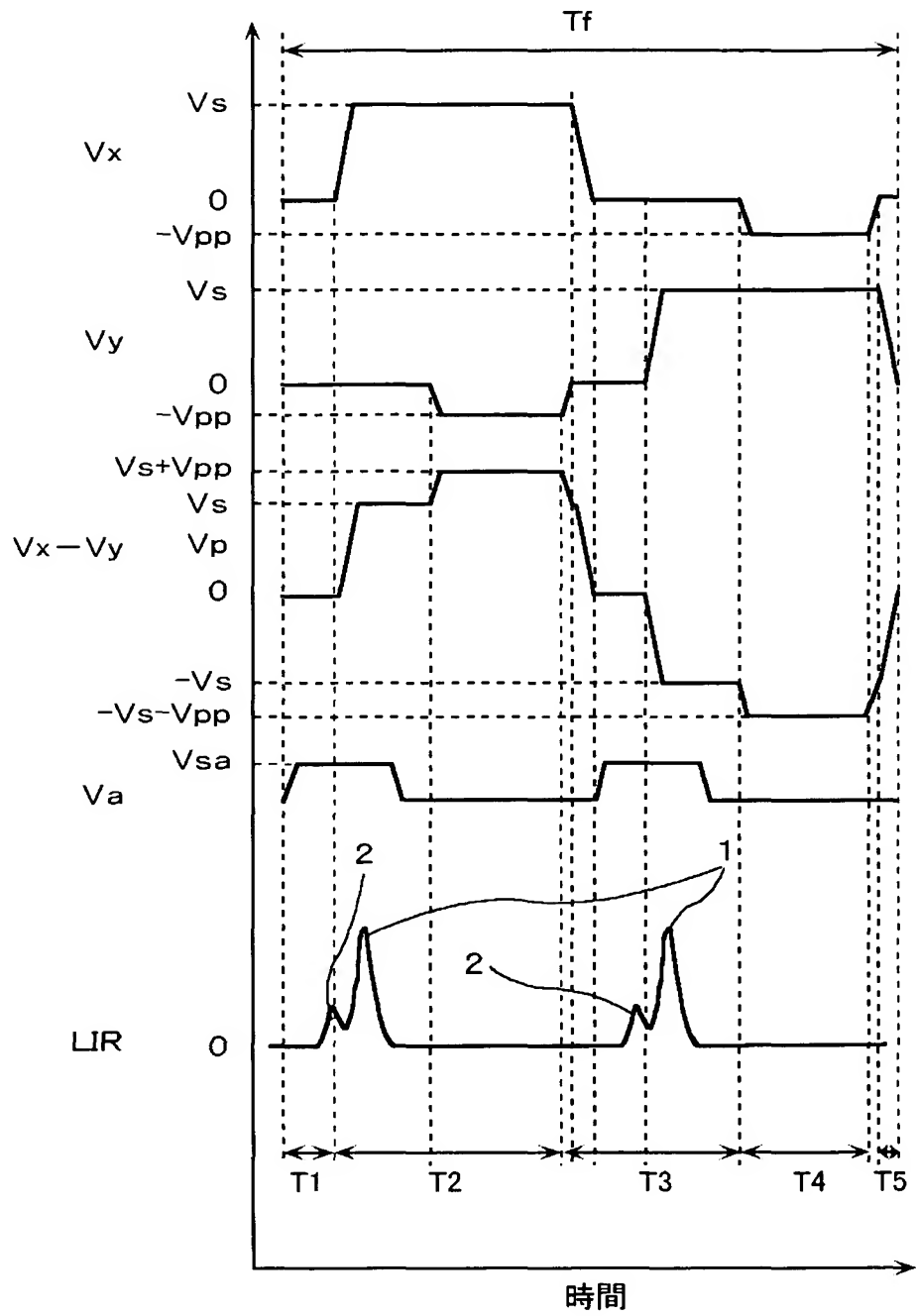
【図 12】

図 12



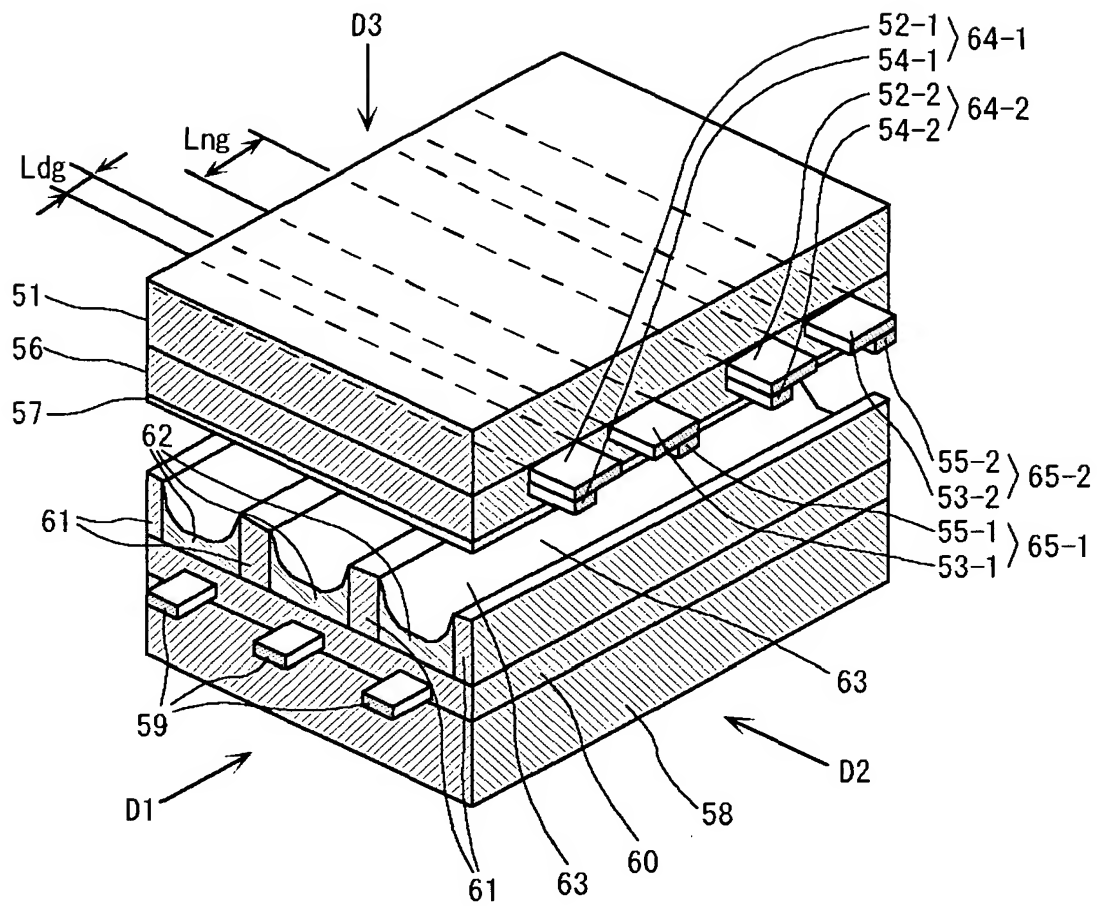
【図 13】

図 13



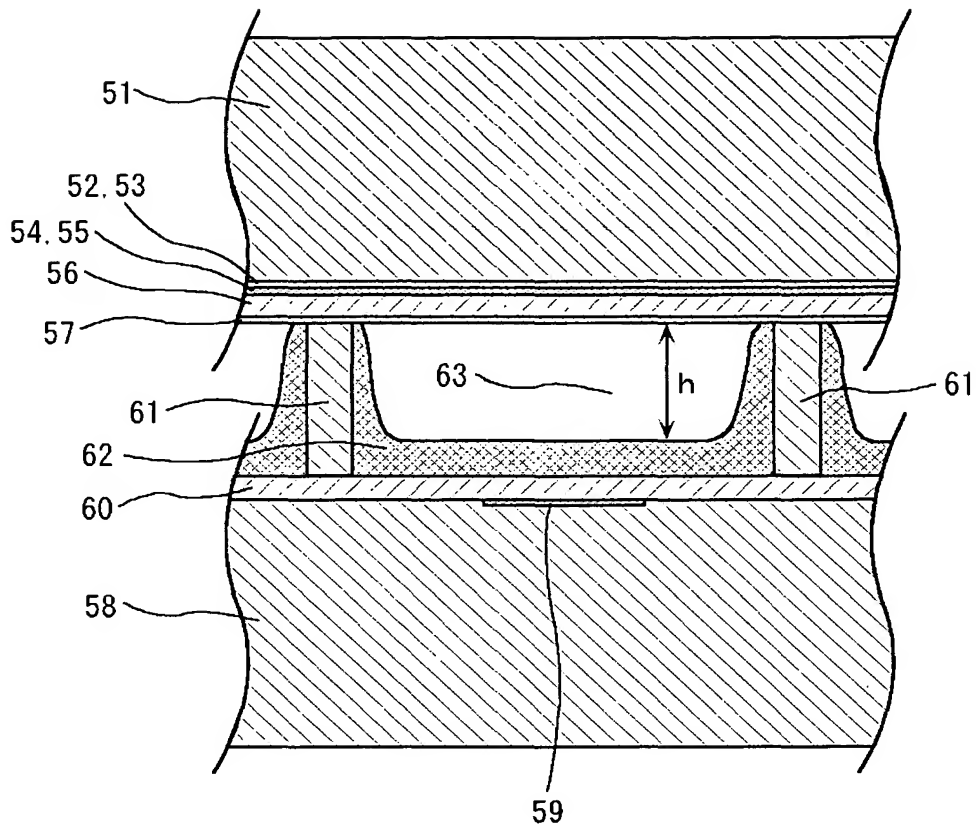
【図 14】

図 14



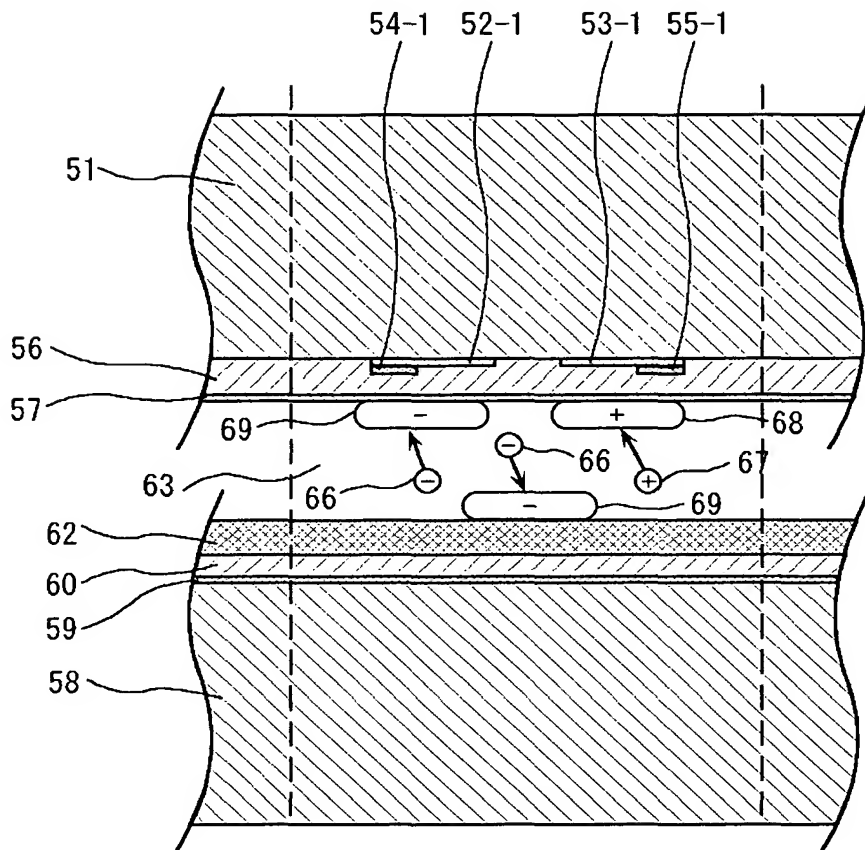
【図 15】

図 15



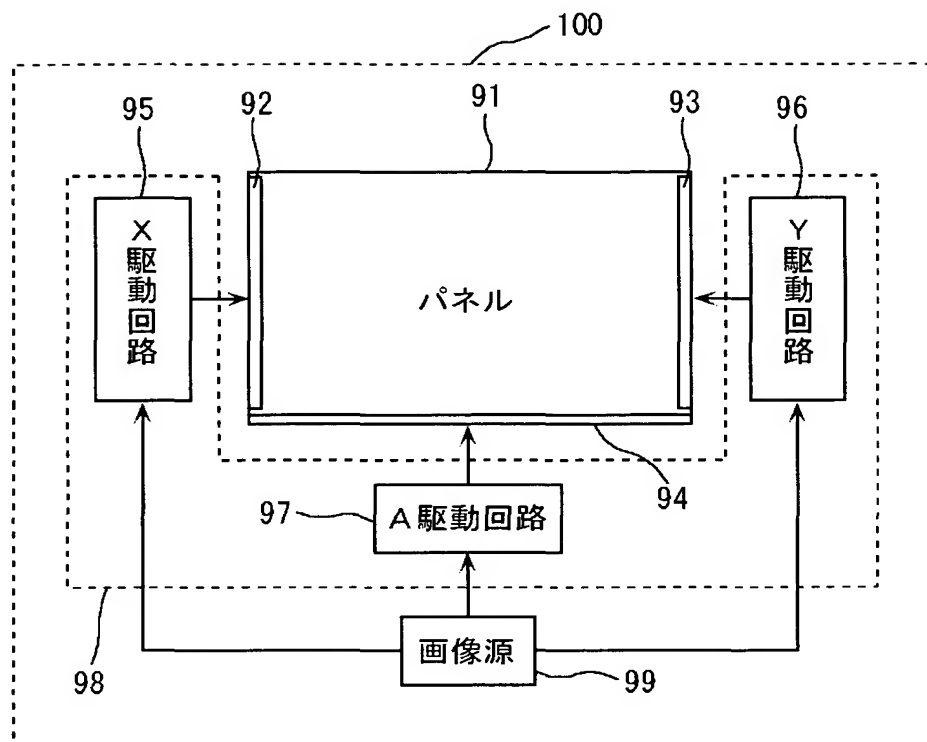
【図 16】

図 16



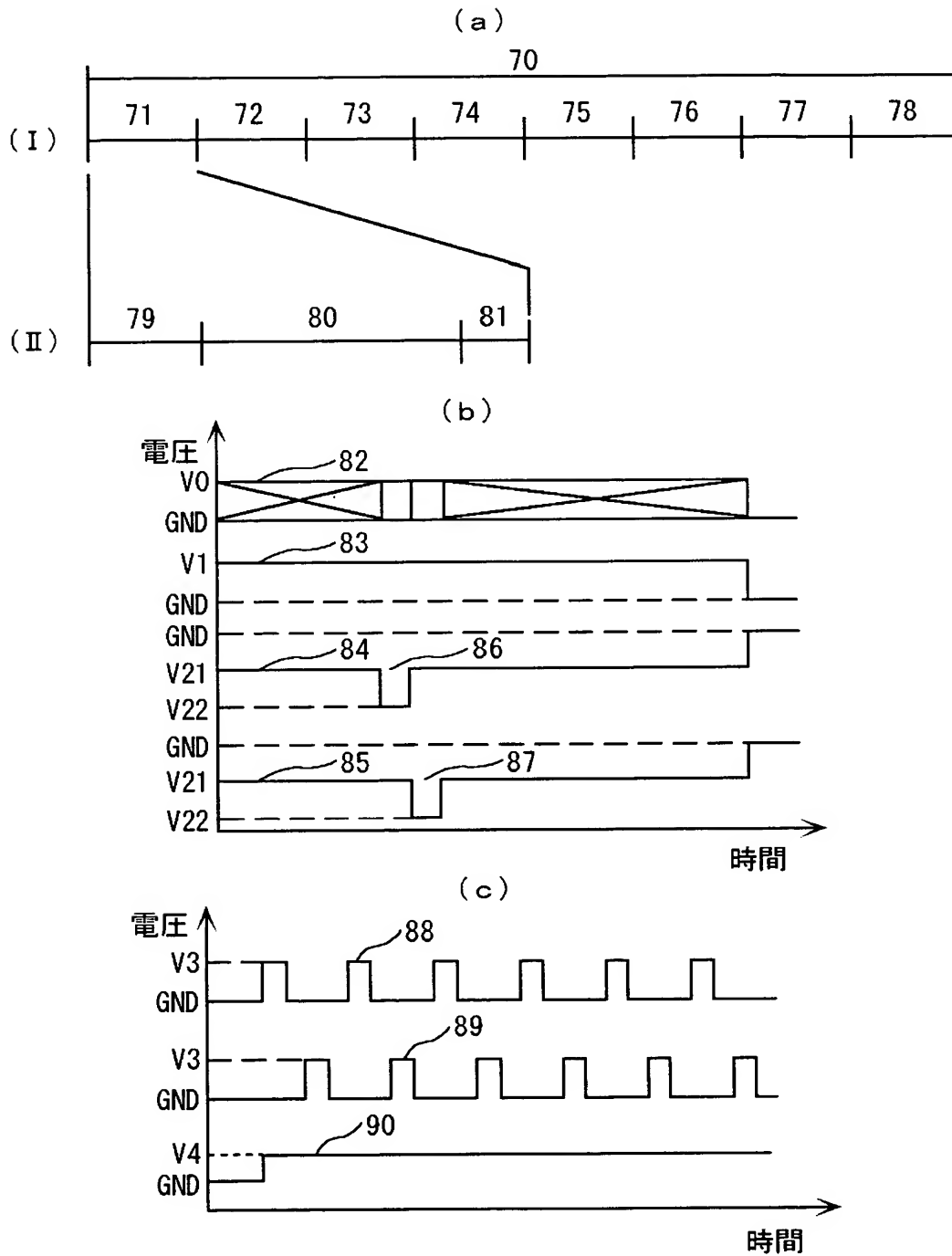
【図 17】

図 17



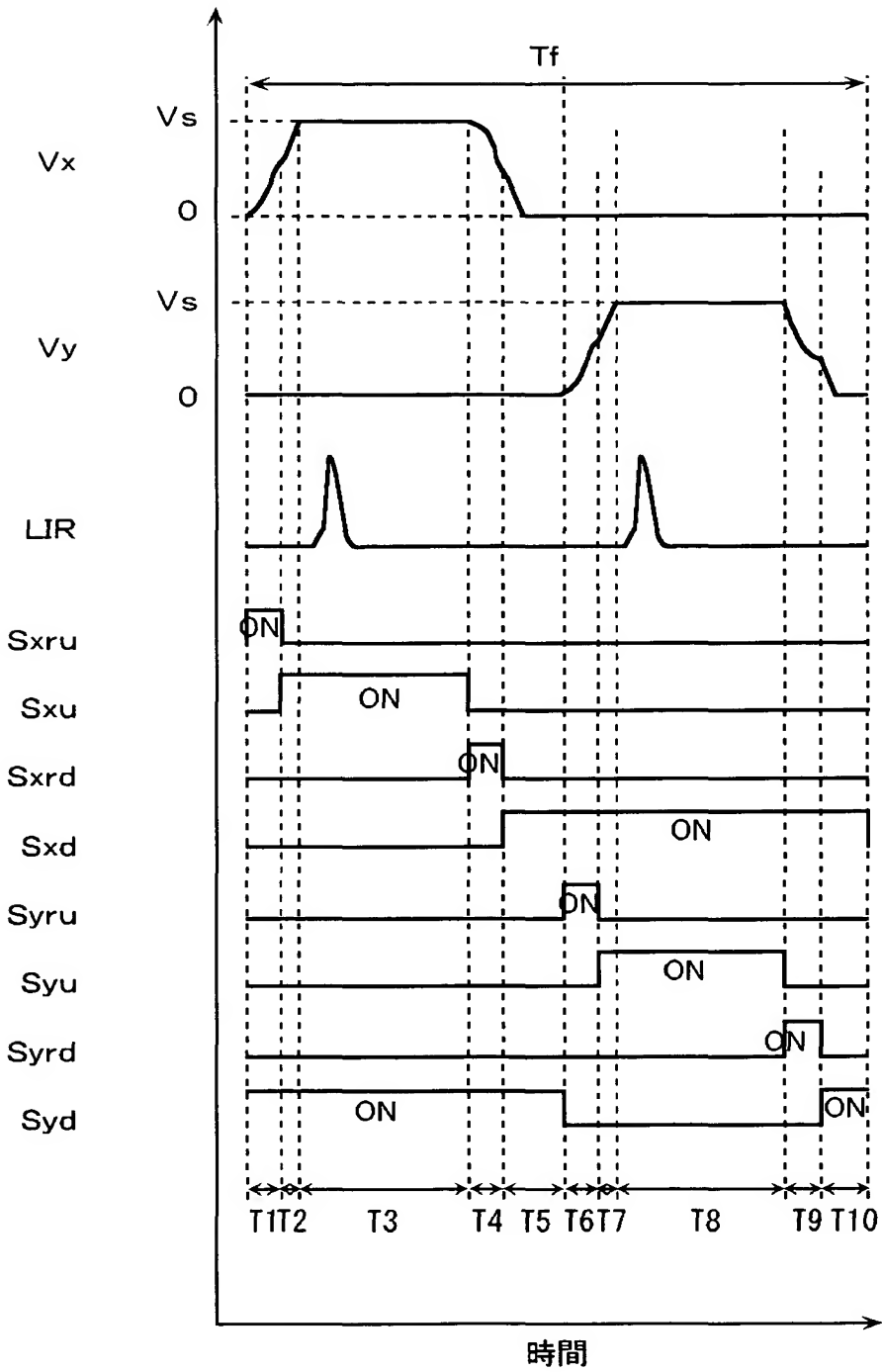
【図 18】

図 18



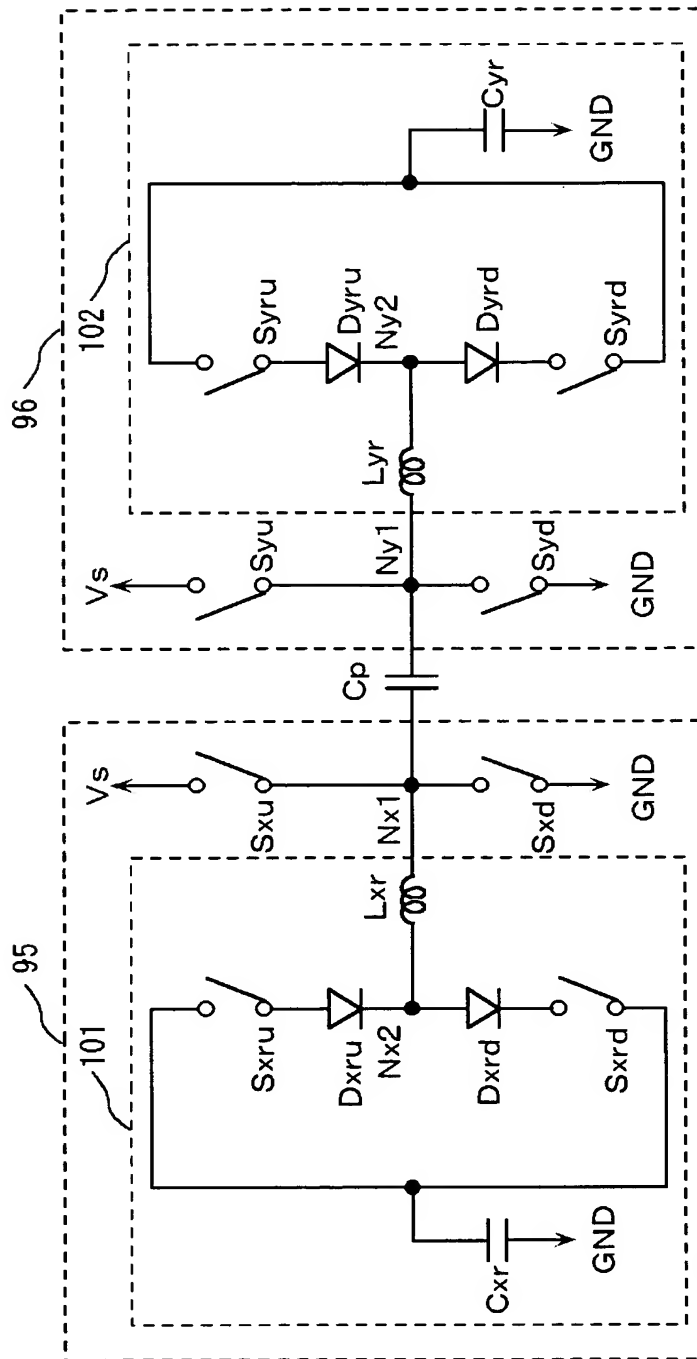
【図 1 9】

図 1 9



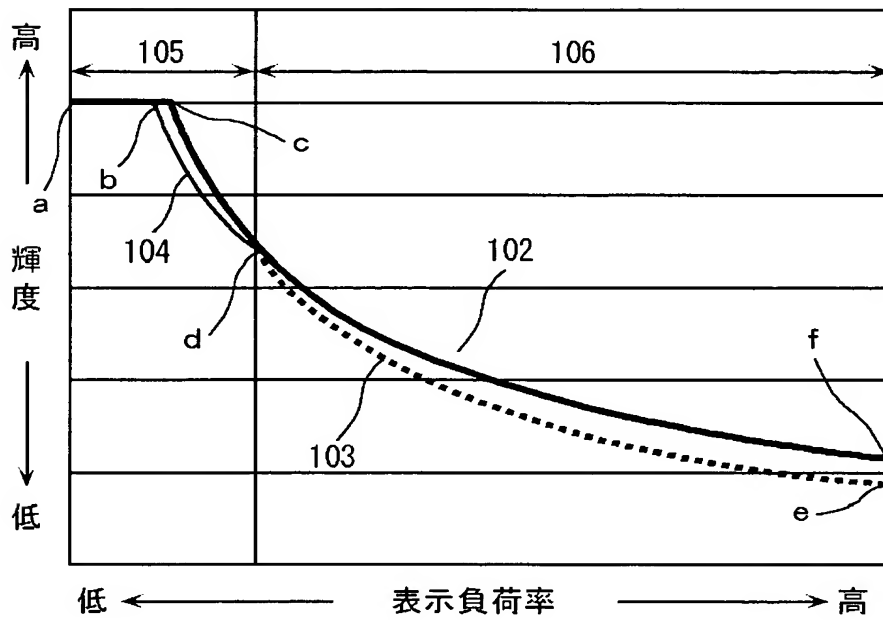
【図 20】

図 20



【図 21】

図 21



【書類名】 要約書

【要約】

【課題】 高発光効率で様々な負荷率の表示に対して安定なプラズマディスプレイ装置を提供する。

【解決手段】 少なくとも発光表示のためのサステイン放電を含む駆動を行うプラズマディスプレイ装置であって、（a）前置放電とそれに引き続き本放電を発生する、（b）前置放電を伴わずに本放電を発生する、の中の一方の、あるいは双方を随時切り替えた態様で、前記サステイン放電を発生させ、負荷率を大きくしたときに放電電流増大による電圧降下増大を補う電圧降下補正手段を有するサステイン電圧波形を用いることを特徴とするプラズマディスプレイ装置。

【選択図】 図 1



特願 2 0 0 3 - 1 7 3 6 4 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 3 - 1 7 3 6 4 7

出 願 人 履 歴 情 報

識別番号

[5 9 9 1 3 2 7 0 8]

1 . 変更年月日
[変更理由]

1 9 9 9 年 9 月 1 7 日
新規登録

住 所
氏 名

神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号
富士通日立プラズマディスプレイ株式会社